

Aufgabenstellung zur Ausarbeitung

Sommersemester 2025

Wichtige Hinweise zur Bearbeitung:

- Die Aufgabenstellung wird am 8. September 2025 auf der EuS Homepage und in MS-Teams veröffentlicht. Damit beginnt die Bearbeitungszeit.
- Eine verbindliche Anmeldung zur Prüfung in LSF ist erforderlich. Die Anmeldefrist endet am 15. September 2025 um 23:59 Uhr.
- Die Bearbeitungsdauer beträgt ca. vier Wochen und endet am 6. Oktober 2025 um 23:59 Uhr. Später eingegangene Ausarbeitungen werden nicht bewertet.
- Zur Anfertigung Ihrer Ausarbeitung lösen Sie bitte die Aufgabenstellungen auf den nachfolgenden Seiten und dokumentieren Sie die Lösung wie nachfolgend beschrieben.
- Jede Ausarbeitung ist selbstständig von der zu prüfenden Person zu erstellen. Gegenseitige inhaltliche Hilfestellungen sind insoweit möglich, wie sie die selbstständige Erstellung der Ausarbeitung nicht betreffen. Sollten Sie Beiträge von anderen Studierenden oder anderen Quellen in Ihre Arbeit einfließen lassen, so sind diese Beiträge als Zitate entsprechend zu kennzeichnen um den Anschein eines Plagiats oder eines Betrugsversuch zu vermeiden.
- Basis der Bewertung ist die Vollständigkeit, Richtigkeit, Nachvollziehbarkeit und Verständlichkeit Ihrer Darstellung der Lösung. Wie in einer realen Wettbewerbssituation wird Ihre eigene Leistung höher bewertet, wenn sich Ihr Beitrag gegenüber dem der anderen Studierenden positiv hervorhebt.
- Der maximale Umfang der Ausarbeitung beträgt vier DIN-A4 Seiten (einseitig) mit einer Schriftgröße von minimal 12pt Times Roman. Deckblatt und Anhänge (z.B. Literaturverzeichnis, Datenblätter) sowie Ausarbeitungsinhalte, die über den maximalen Umfang hinausgehen, werden nicht in die Bewertung einbezogen.
- Die Ausarbeitung ist im PDF-Format einzureichen. Für die Gliederung der Ausarbeitung ist die Gliederung der Aufgabenstellung mit ihrer Nummerierung zwingend zu übernehmen. Davon abweichende Ausarbeitungen werden nicht bewertet.
- Es wird ausschließlich die erste eingereichte Version einer Ausarbeitung gewertet. Nachgereichte Zusätze oder verbesserte Versionen werden nicht bewertet.

Aufgabenstellung

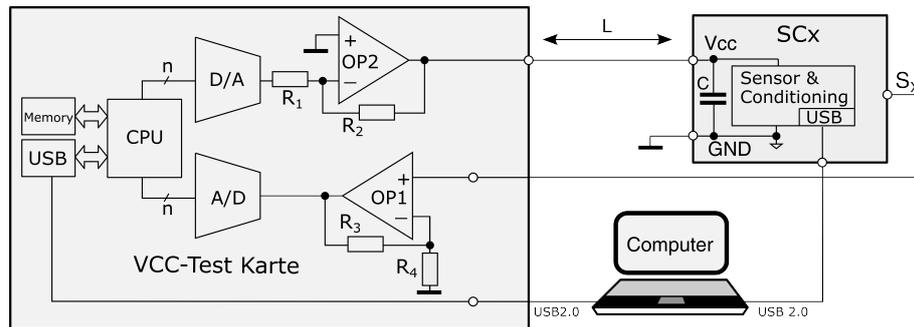


Abbildung 1: Messsystem zur Ermittlung des Parameters k_{svs} der SCx-Baugruppen.

Ein Kunde möchte Sensor-Komponenten der SCx-Serie als eine SCxM-Variante für den Einsatz in medizinischen Geräten qualifizieren. Zur Absicherung der erhöhten Anforderungen an die Basissicherheit dieser Variante soll zusätzlich die Unterdrückung von Störsignalen aus der Betriebsspannung (k_{svs} -Parameter) im Signal-Frequenzbereich ermittelt werden. Der Kunde schlägt dafür vor, das bei ihm vorhandene Messsystem nach Abb. 1 zu verwenden.

In diesem Messsystem wird in der Software des Computers ein Spannungsverlauf generiert, der am V_{CC} -Anschluss der SCx-Komponente, die jeweilige Betriebsspannung mit dem überlagerten Zeitverlauf des in der SCx-Spezifikation definierten Störsignals (noise) erzeugt. Dazu werden die Daten des generierten Spannungsverlaufs über eine USB-Verbindung an eine Transceiver-Komponente (vgl. $\mu C2$ im Anhang) übermittelt. An deren D/A-Ausgang steht das entsprechende analoge Abbild zur Verfügung. Dieses wird durch die Schaltung mit OP2 konditioniert und an die Betriebsspannungsanschlüsse der SCx-Baugruppe angelegt. Die Wirkung der zeitveränderlichen Betriebsspannung auf die Baugruppe wird anhand des Ausgangssignals S_X ermittelt, das über den Operationsverstärker OP1 mit dem Empfangspfad der Transceiver-Komponente verbunden ist. Im bisherigen Aufbau beträgt der Abstand zwischen SCx-Baugruppe und Testkarte $L = 1$ m. Die Auswertung der Empfangssignale erfolgt wiederum an dem über den USB-Bus angeschlossenen Rechner. Über eine zweite USB-Verbindung kann die SCx-Karte konfiguriert werden (z.B. Sensor ein/aus). Die für den beschriebenen Ablauf notwendige Software für Transceiver und Rechner ist bereits beim Kunden vorhanden.

Auf der VCC-Test Karte des Kunden wird ein Mikrocontroller vom Typ $\mu C2$ (Datenblatt im Anhang) und Operationsverstärker vom Typ $\mu A741$ der Firma TI verwendet. Falls notwendig können mit entsprechender Begründung die $\mu A741$ durch Operationsverstärker vom Typ OPA551 oder OPA552 der Firma TI ausgetauscht werden. Die Werte aller Widerstände sind frei wählbar. Ebenso können bei Bedarf weitere passive Bauelemente wie z.B. Widerstände, Potentiometer, Kapazitäten, Induktivitäten, Steckverbinder oder Schalter in beliebigen Ausführungen eingesetzt werden.

Ihre Aufgabe ist es, das vorgegebene Konzept für die VCC-Test Karte in Verbindung mit dem zuvor beschriebenen Messsystem so anzupassen und zu dimensionieren, dass die Aufgabenstellung des Kunden erfüllt wird. Ihr Konzept soll dem Kunden in Form einer Ausarbeitung vorgestellt werden und ihn von Ihrem Ansatz und Ihrer Kompetenz überzeugen. Als Grundlage und Rahmen Ihrer Ausarbeitung dienen die im Folgenden aufgeführten Aufgaben, die in Ihrer Ausarbeitung bearbeitet werden sollen. Als Ausarbeitung genügt es, die Lösungen der Aufgaben in geeigneter Weise darzustellen. Für die Gliederung der Ausarbeitung ist daher die Gliederung und Nummerierung der nachfolgenden Aufgabenstellung zwingend zu übernehmen. Ausarbeitungen ohne diese Gliederung werden nicht bewertet. Falls Ihnen zur Bearbeitung Informationen fehlen, treffen Sie geeignete Annahmen und begründen Sie diese.

Zu behandelnde Aufgaben

1 Partitionierung, Spezifikation, Blockschaltbild

1. Partitionieren Sie das zur Realisierung der Aufgabenstellung vorgeschlagene Messsystem in Abb. 1 in kanonische Blöcke aus Wandler-, Konditionierungs- und Verarbeitungblöcken. Stellen Sie die Partitionierung **grafisch** anhand eines Blockdiagramms dar. Fassen Sie zur Vereinfachung die CPU mit dem daran angeschlossenen Memory- und USB-Block zu einen Verarbeitungsblock zusammen. A/D und D/A Wandler sowie der Computer werden als jeweils ein zusätzlicher Verarbeitungsblock berücksichtigt.
2. Spezifizieren Sie entsprechend der Aufgabenstellung des Kunden die folgenden Signal-Parameter an den elektrischen Schnittstellen zwischen allen Blöcken :
 - 1) Signalart (analog/digital),
 - 2) Signalgröße (Spannung oder Strom),
 - 3) Wertebereich von Spannung **und** Strom des Signals (min...max),
 - 4) Zur Übertragung des Signals erforderlicher **Frequenzbereich** (min...max).

Bei Schnittstellen mit binärer Datenübertragung, schätzen Sie die maximale Frequenz anhand der dreifachen Grundfrequenz einer 1010-Folge ab.

3. Überprüfen Sie, ob die Werte der zuvor spezifizierten Parameter mit den zu Verfügung stehenden Komponenten realisiert werden können. Bei welchen Parameter-Konstellationen erwarten Sie Probleme? Wodurch könnte eine Verbesserung erzielt werden?
4. Falls notwendig formulieren Sie Rückmeldungen an den Kunden (z.B. welche Information benötigen Sie noch und warum? Sind die von ihm vorgeschlagenen Komponenten ausreichend oder für die Anwendung überdimensioniert? Gibt es unlösbare Forderungen oder Widersprüche?) Vermeiden Sie es in jedem Fall mit dem Kunden Rücksprache zu halten, sondern treffen Sie im Zweifelsfall begründete Entscheidungen, die nach Ihrer Einschätzung die Problematik lösen und dem Kundenwunsch am nächsten kommen.

2 Ereignis-Konditionierung

1. Das vom Kunden vorgegebene Konzept zur Erzeugung einer Betriebsspannung mit überlagertem Störsignal für die SCx-Baugruppe weicht von dem Vorschlag in der SCx-Spezifikation (im Anhang) ab. Entscheiden und begründen Sie, mit welchem Konzept Sie den k_{svs} -Parameter am besten ermitteln können.
2. Passen Sie die VCC-Test Karte basierend auf den vorangegangenen Ergebnissen so an, dass die Messung des k_{svs} -Parameters nach Kundenvorgabe durchgeführt werden kann. Wählen Sie dazu die nach Kundenvorgabe einsetzbaren Komponenten aus und berechnen Sie deren Dimensionierung. Im Fall von Kompromissen, Einschränkungen oder Änderungen gegenüber den Kundenvorgaben begründen Sie deren Notwendigkeit. Stellen Sie das Ergebnis in Form eines **kompletten Schaltplans** der VCC-Test Karte mit Anschlüssen zu Computer und SCx-Baugruppe entsprechend Abb. 1 dar.
3. Erläutern Sie, wie Sie speziell in Ihrem Entwurf (keine allgemeinen Aussagen!) den Auflösungsbereich der A/D und D/A Wandler bestmöglich ausnutzen.
4. Verwenden Sie in Ihrem Entwurf Frequenzbereichs-Filter in den Signalwegen der A/D und D/A Wandler? Begründen Sie Ihre Wahl.
5. Geben Sie an, wodurch in Ihrem Messsystem der kleinste detektierbare Wert von k_{svs} maßgeblich bestimmt wird.

3 Betriebsspannung und Leiterplattenlayout

Stellen Sie ein Betriebsspannungskonzept für die VCC-Test Karte vor und erläutern Sie es anhand der folgenden Fragen. Gehen Sie dabei davon aus, dass sich **alle** Betriebsspannungsquellen zur Versorgung Ihres Systems auf einer zusätzlichen Leiterplatte befinden, von der auch weitere Teilsysteme versorgt werden, die Ihnen unbekannt sind.

1. Wieviele Betriebsspannungen mit welchen Spannungs-Werten benötigt Ihr Messsystem? Schätzen Sie mit begründeten Annahmen ab, wie hoch die statischen und dynamischen Ströme aus den Betriebsspannungsquellen sein werden.
2. Schätzen Sie anhand plausibler Überlegungen das Spektrum (Frequenzbereich) der wesentlichen Ströme in den Betriebsspannungsleitern der VCC-Test Karte ab.
3. Skizzieren Sie (Blick von oben auf die Bestückungsseite) einen **zur Fertigung geeigneten Leiterplattenentwurf** mit sämtlichen Komponenten Ihres Konzepts und dem Verlauf der kompletten Betriebsspannungs- und Signal-Verdrahtung, sowie den Anschlüssen zu den, mit der Leiterplatte verbundenen Komponenten. Die Leiterplatte kann bis zu zwei Verdrahtungs-Lagen besitzen, wobei die Position der Durchkontaktierung zwischen den Lagen im Entwurf sichtbar sein muss. Für eine realistische Gestaltung der Verläufe und Längen der Leiterbahnen beachten Sie bitte die Abmessungen der Komponenten.

4 Anwendung, Störgrößen

1. Welche unerwünschten Signal- und Störungseinkopplungen erwarten Sie konkret (keine allgemeinen Aussagen!) in Ihrem unter Punkt 3.3 vorgestellten Leiterplattenentwurf und wie haben Sie diese Einkopplungen konkret in Ihrem Layout minimiert?
2. Geben Sie, entsprechend dem Beispiel des Schaltbildes im Abschnitt “Supply voltage sensitivity” in der SCx-Spezifikation, ein geeignetes Modell der Beschaltung des V_{CC} -Anschlusses der SCx-Baugruppe an, um den Einfluss des Abstandes $L = 1$ m zwischen der Baugruppe und der Testkarte zu berücksichtigen. Schätzen Sie die Werte der von dieser Länge abhängenden Modellparameter anhand von Literaturangaben (Quelle zitieren) ab. Begründen Sie anhand des Modells den spezifischen Einfluss des Abstandes auf das Messergebnis.
3. Geben Sie ein Modell des gesamten Betriebsspannungsnetzwerks der VCC-Test Karte in Form eines LC-Reaktanznetzwerks an, worin die Impedanz der elektronischen Komponenten und die Leiterwiderstände vernachlässigt werden.

Anhang: Datenblätter

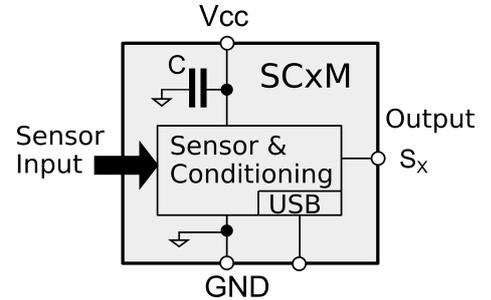
Data Sheet Sensor and Conditioning Series SCx

Application

General sensing applications.

Description

The SCx product family comprises a vast variety of sensors for biological, chemical and electrical parameters. All sensors are accomplished by on-board signal conditioning electronics to generate a sensor-type independent analog output signal within a fixed voltage range. The sensitivity of the sensors can be configured via a USB 2.0 interface, which also allows to turn off the sensor signal for background-noise calibration.



Absolute Maximum Rating: maximum supply voltage $V_{CC}=30$ V.

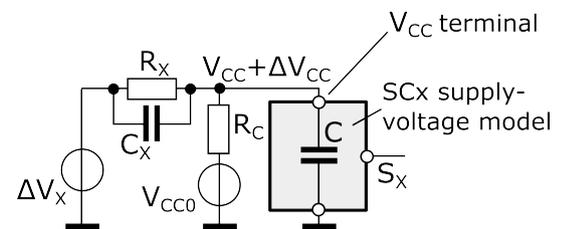
General Electrical Characteristics

Min/Max parameters in the table below indicate the minimum and the maximum values of a parameter within all members of the SCx family. However, Min/Max parameters of an individual SCx member may be significantly smaller (e.g. Min/Max for V_{CC} are 3V/5V and 15V/20V for the SC01 and SC14 sensors, respectively).

PARAMETER	COMMENT	MIN	TYP	MAX	UNIT
V_{CC} Supply Voltage		3		20	V
I_{CC} Supply current	DC current only	1		10	mA
C V_{CC} decoupling capacitance		0.1		2	μ F
S_X Output voltage	identical for all SCxM	0		3	V
f_X Output Frequency	identical for all SCxM	0		1	MHz
R_o Output Resistance	identical for all SCxM		50		Ω
k_{svs} supply voltage sensitivity	output frequency range	tbd			dB

All parameters at 25°C junction temperature.

Supply voltage sensitivity, $k_{svs} := \Delta S_x / \Delta V_{CC}$, is defined by the ratio of the noise voltage amplitude ΔS_x at the sensor output S_x and ΔV_{CC} at the supply voltage terminal. Numbers for k_{svs} are not yet available for the SCx family. If required, k_{svs} can be determined by a measurement-setup as shown on the right-hand side. This configuration can be used advantageously to prevent from instabilities when driving the large capacitive load of the SCx-decoupling capacitor C by a noise voltage ΔV_X from an operational amplifier.



The total voltage applied to the V_{CC} -terminal is the superposition of the d.c. supply voltage V_{CC} of the respective SCx family member and a sinusoidal noise voltage ΔV_{CC} with e.g. ± 100 mV amplitude in the specified frequency range. V_{CC} can be provided by a commercial voltage source whose output voltage is set to V_{CC0} , while ΔV_{CC} can be obtained e.g. from an operational amplifier with an output voltage ΔV_X .

It is advisable to choose the time constants $R_X C_X = C R_C$, e.g. $R_C = 100 \Omega$, so that the ratio of the a.c. amplitudes $\Delta V_{CC} / \Delta V_X$ becomes frequency independent.

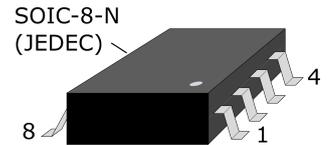
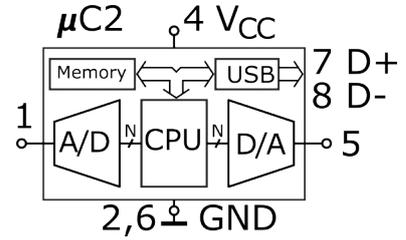
Data Sheet $\mu C2$

Application

Test and Measurement applications with arbitrary analog signal generation and detection. Transceiver (transmitter-receiver) applications.

Description

The $\mu C2$ is a low pin count microcontroller in CMOS technology for transceiver applications. It is intended to generate and transmit as well as to receive analog signals with arbitrary waveforms by its 12-bit A/D- and D/A-converters. The digital on-chip data is handled by a central processing unit (CPU). Data can be stored in an 1Mbit on-chip memory and bidirectionally transferred to external devices via an on-chip USB 2.0 port.



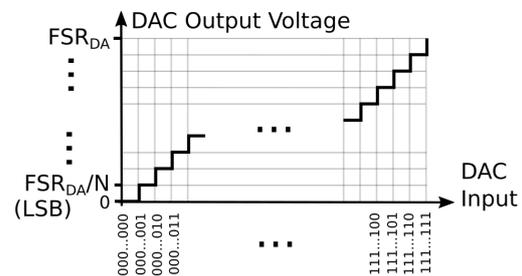
Electrical characteristics

at $V_{CC} = +5V \pm 10\%$ and $25^\circ C$ junction temperature (unless otherwise noted).

	PARAMETER	TEST CONDITION	MIN	TYP	MAX	UNIT
f_s	Sampling rate	of ADC and DAC		10		MS/s
N	Resolution	of ADC and DAC		12		bit
FSR_{AD}	ADC input voltage range	full scale resolution	0		V_{CC}	V
FSR_{DA}	DAC output voltage range	full scale resolution	0		V_{CC}	V
f_{CLK}	CPU clock frequency	internal clock		20		MHz
R_{in}	ADC input resistance			10		M Ω
$I_{o,max}$	Maximum DAC output current	at resistive load			10	mA
V_{CC}	Supply voltage		2.7		5.5	V
I_{CC}	Supply current	all I/Os open		1	1.8	mA

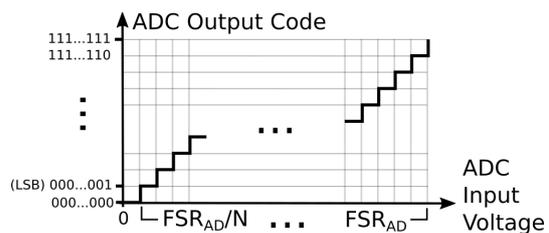
D/A converter characteristics

The DAC outputs at pin 5 an N-bit quantized voltage with a zero-order hold characteristic.



A/D converter characteristics

The ADC output at pin 1 is an N-bit quantized approximation of the analog input voltage.



¹IMPORTANT NOTE: THIS PRODUCT IS NOT AUTHORIZED FOR USE IN WEAPONS. NOR IS THIS PRODUCT DESIGNED OR AUTHORIZED FOR USE IN: (A) SAFETY CRITICAL APPLICATIONS SUCH AS LIFE SUPPORTING, ACTIVE IMPLANTED DEVICES OR SYSTEMS WITH PRODUCT FUNCTIONAL SAFETY REQUIREMENTS; (B) AERONAUTIC APPLICATIONS; (C) AUTOMOTIVE APPLICATIONS OR ENVIRONMENTS, AND/OR (D) AEROSPACE APPLICATIONS OR ENVIRONMENTS. WHERE THIS PRODUCT IS NOT DESIGNED FOR SUCH USE, THE PURCHASER SHALL USE THIS PRODUCT AT PURCHASER'S SOLE RISK.