



Netzteil

Skriptum zum Praktikum
Schaltungstechnik

Sommersemester 2014

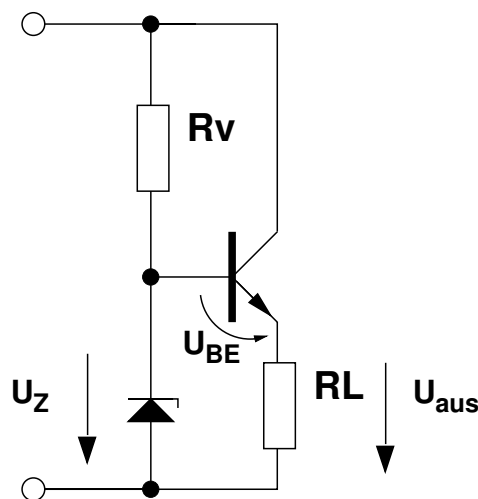
Inhaltsverzeichnis

1	Einführung	1
2	Schaltnetzteile	2
2.1	Betriebsarten	3
2.2	Aufwärts- und Invers-Wandler	4
3	Regelung	6
3.1	Berechnung der Rückkopplung	9
4	Stabilisierung der Versorgungsspannung	15
5	Vorbereitende Aufgaben	16
6	Praktische Aufgaben	19
7	Auswertung	19
A	Schaltplan und Layout	20
B	Datenblätter	22

1 Einführung

Zur Erzeugung von Spannungen werden Netzteile benötigt. Mit die häufigste Anwendung ist das Transformieren von Netzspannung (220 V bzw. 230 V) auf Spannungswerte für die das Gerät bzw. die elektronische Schaltung dimensioniert ist.

Häufig werden hierfür Transformatoren verwendet. Zusätzlich zum eigentlichen Transformator werden in der Regel Gleichrichter und Spannungsregler benötigt. Die Regelung erfolgt meist über Linearregler. Diese haben wegen ihrer hohen Verluste einen schlechten Wirkungsgrad. Ein typisches Transformator-Netzteil hat einen Gesamtwirkungsgrad ($\eta = \frac{P_{aus}}{P_{ein}}$) von $\eta \approx 50\%$.



$$\begin{aligned} U_{aus} - U_Z + U_{BE} &= 0 \\ U_{aus} &= -U_{BE} + U_Z \\ &= U_Z - U_{BE} \end{aligned}$$

Abb. 1.1: Erzeugung einer konstanten Spannung U_{aus} durch einen Längsregler.

Die Nachteile einer solchen Lösung wie

- schlechter Wirkungsgrad,
- Größe und Gewicht durch Transformator,
- Streuverluste

überwiegen und sind mit den Vorgaben für unser Netzteil nicht in Einklang zu bringen.

Eine Variante mit besserem Wirkungsgrad sind Schaltnetzteile. Diese schalten eine Eingangsspannung zyklisch ein und aus, wodurch die gewünschte Ausgangsspannung generiert wird. Das Verhältnis von Einschaltdauer t_{ein} zu Periodendauer T wird Duty-Cycle D genannt ($D = \frac{t_{ein}}{T}$).

Moderne PC-Netzteile erreichen dadurch bereits Wirkungsgrade von über 80%. Im Allgemeinen ergeben sich Wirkungsgrade zwischen 50% und 90%.

Vor allem bei Netzteilen kleiner Leistung besitzen Schaltnetzteile einen deutlich besseren Wirkungsgrad.

2 Schaltnetzteile

Für den Betrieb mit Festnetzspannung müssen folgende Umwandlungen durchschritten werden:

1. Gleichrichten der Wechselspannung.
2. Umsetzen in eine Wechselspannung wesentlich höherer Frequenz.
3. Einstellen des Duty-Cycle.
4. Gleichrichten/Glätten der Ausgangsspannung.

Da wir eine positive Gleichspannung in eine höhere Gleichspannung und in eine dieser Spannung betragsmäßig gleich große "negative" Gleichspannung wandeln möchten, entfällt Schritt 1.

Die einzelnen Arbeitsschritte:

- Das Umsetzen in eine Wechselspannung hoher Frequenz erfolgt anschaulich über einen Schalter der mit eben dieser hohen Frequenz geöffnet und geschlossen wird. Wir wählen eine Frequenz von 50 kHz um eventuelle Störgeräusche nicht auf den Lautsprecher weiter zu geben (50 kHz liegen ausserhalb des Hörbereichs des Menschen).
- Über den Duty-Cycle wird der Betrag unserer transformierten Spannung eingestellt.
- Um die Ausgangsspannung konstant zu halten, wird diese gepuffert.

2.1 Betriebsarten

Es gibt 2 mögliche Betriebsarten bei Schaltnetzteilen. Diese sind

- lückender Betrieb.
- nicht lückender Betrieb.

Diese Betriebsarten beziehen sich auf den Stromfluss in der Spule. Lückender Betrieb liegt vor, wenn der Strom in der Spule zu Null wird, bevor der Schalter wieder geschlossen wird. Dieser Betriebsmodus ist im normalen Betrieb nicht gewünscht, da die Ausgangsstromstärke zusammenbrechen würde.

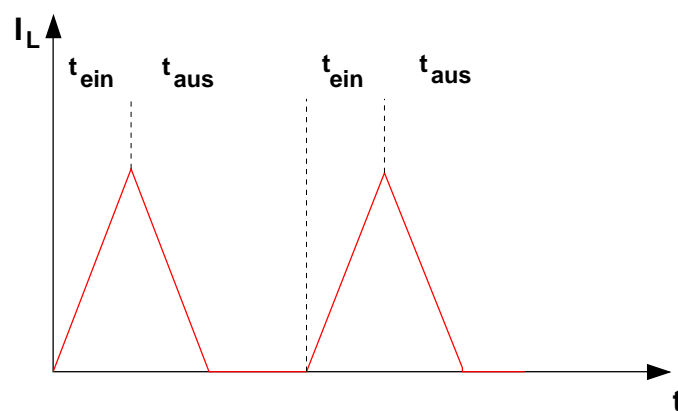


Abb. 2.1: Veranschaulichung des lückenden Betriebs eines Schaltnetzteils.

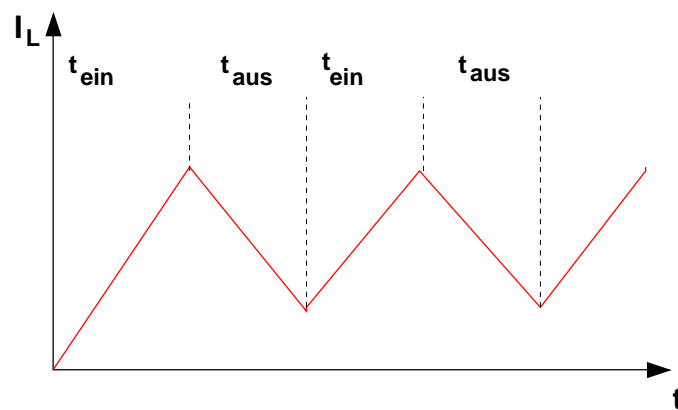


Abb. 2.2: Veranschaulichung des nicht-lückenden Betriebs eines Schaltnetzteils.

Man kann einen lückenden Betrieb vermeiden, indem man eine Spule wählt, die

eine ausreichende Induktivität besitzt. Diese gerät nicht so schnell in Sättigung, weshalb es nicht zum lückenden Betrieb kommt.

2.2 Aufwärts- und Invers-Wandler

Im Weiteren bedienen wir uns eines Aufwärts-Wandlers (StepUp-Converter, Boost-Converter) und eines Invers-Wandlers (Buck Boost-Converter) um die positive sowie die negative Versorgungsspannung zu erzeugen, die zum Betrieb der Endstufe benötigt wird (siehe Versuch NF-Leistungsverstärker).

Abb. 2.3 und Abb. 2.5 zeigen den prinzipiellen Aufbau dieser Schaltungen.

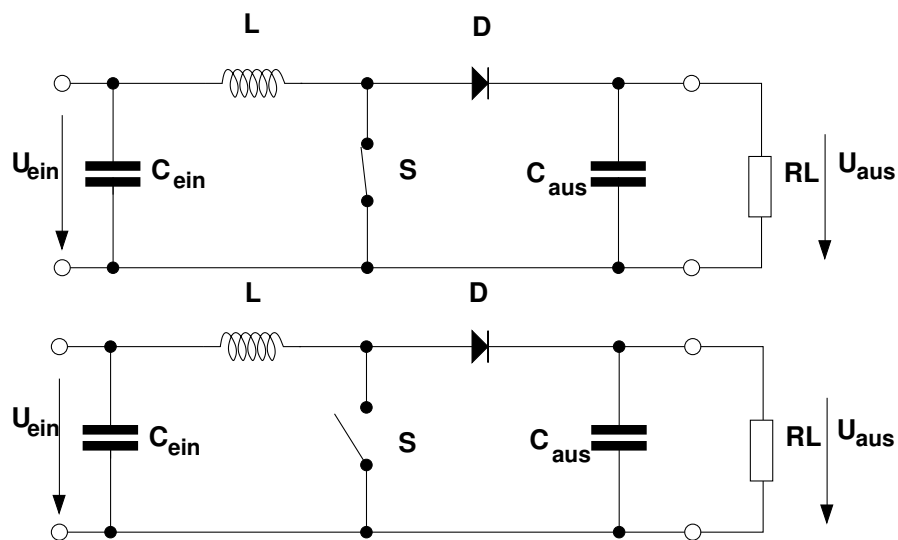


Abb. 2.3: Schematischer Aufbau des Aufwärts-Wandlers.

Ist der Schalter geschlossen, so liegt die Spule direkt an Masse. Der Strom in der Spule steigt linear an. Öffnet sich der Schalter, fließt der Strom über die Diode in den Kondensator C_{aus} und lädt diesen auf.

Die Größe der Kapazität von C_{aus} bestimmt weiterhin die Welligkeit der Ausgangsspannung. Die Größe kann anhand der maximal tolerierten Spannungswelligkeit (U_{CS}) errechnet werden.

Die Spannungswelligkeit U_{CS} ist die Differenz zwischen Maximal- und Minimalwert der Spannung in einem Beobachtungszeitraum T (siehe Abb. 2.4). In unserem Fall wählen wir eine maximale Spannungswelligkeit von 2 mV .

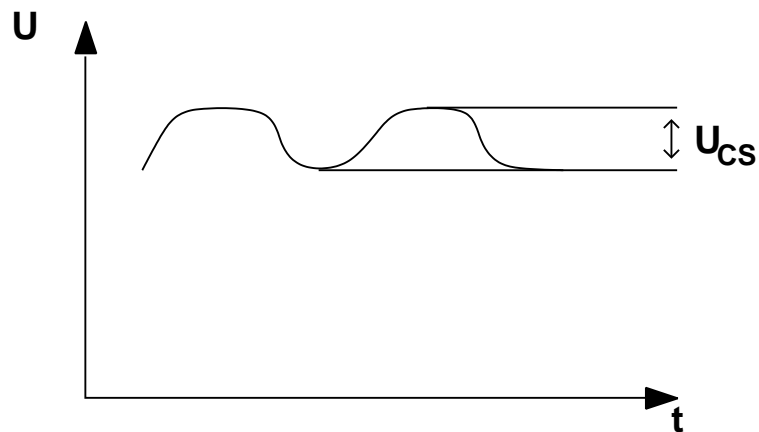


Abb. 2.4: Verdeutlichung des Spannungswelligkeit als Differenz zwischen Maximal- und Minimalwert der Spannung.

Der Kondensator C_{ein} dient dazu, in der Wechselstrombetrachtung einen Kurzschluss zu erzeugen. Dies führt dazu, dass man den Innenwiderstand der verwendeten Spannungsquelle (Batterie), welcher mit zunehmender Entladung immer größer wird, vernachlässigen kann.

Beim Invers-Wandler ermöglicht ein ähnliches Prinzip die Generierung von negativen Spannungen. Dabei liegt nun die Spule parallel über eine Diode am Kondensator an.

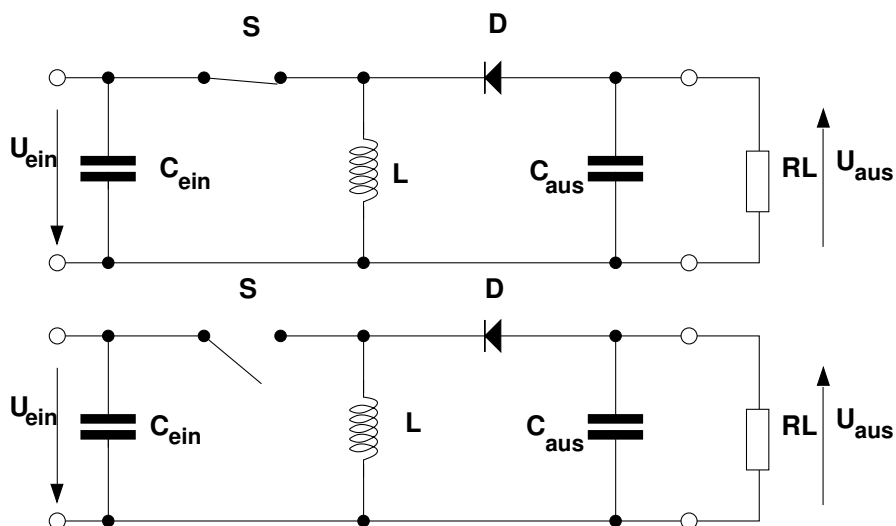


Abb. 2.5: Schematischer Aufbau des Invers-Wandlers.

Ist der Schalter in dieser Schaltung geschlossen, so muss der Strom wegen der

Diode durch die Spule fließen. Es ergibt sich wiederum ein linearer Stromanstieg. Wird der Schalter geöffnet, fließt der Strom weiterhin Richtung Masse, die Spule wirkt jetzt jedoch als Quelle. Zur Verdeutlichung dieser Sachverhalte helfen die anschaulichen Animationen auf http://www.ipes.ethz.ch/ipes/d_index.html.

In der Schaltung wird der Schalter S durch einen Transistor T_S ersetzt, der über U_{BE} geöffnet und geschlossen werden kann (U_{BE} ist in der Praxis ein Rechtecksignal).

Bei der Wahl eines geeigneten Transistors ist zu beachten, dass der Ausgangsstrom I_{aus} , der im zeitlichen Mittel über die Periode T konstant sein soll, nur übertragen werden kann wenn T_S offen ist (also in der Zeit t_{aus}).

Für einen großen Duty-Cycle D fließen daher größere Ströme durch den Transistor, als an der Last fließen.

Als Schalttransistoren werden daher die Typen BD139 und B140 gewählt, die einen maximalen Kollektorstrom von 1,5 A haben und damit ausreichend dimensioniert sind.

Die Übertragungsfunktionen dieser Netzteile lassen sich recht einfach herleiten, indem man die Annahme trifft, dass bei geschlossenem Schalter der gleiche mittlere Wert ΔI (aus der Integration von $U_L = L \frac{\partial I}{\partial t}$) in die Spule fließt, und als Energie im Magnetfeld der Spule zwischengespeichert wird, der bei geöffnetem Schalter hinaus fließt. Man befindet sich an der Grenze zum lückenden Betrieb.

Auf diese Weise erhält man einen einfachen Zusammenhang von Eingangs- und Ausgangsspannung über den Duty-Cycle D.

3 Regelung

Da die Ausgangsspannungen lastabhängig sind, müssen wir eine entsprechende Regelung entwerfen, um im Betrieb eine möglichst konstante Versorgungsspannung zu generieren.

Grundlage unserer pulsweiten-modulierten Regelung ist der Oszillator, der eine Sinusschwingung von 50 kHz erzeugt. Diese Schwingung konstanter Amplitude muss nun in ein rechteckförmiges Signal umgewandelt werden, das in seiner Breite variabel ist.

Eine einfache Möglichkeit zum Erzeugen eines rechteckförmigen Signals, welches

den Schalttransistor über U_{BE} steuern soll, ist eine Inverter-Schaltung (siehe Abb. 3.1).

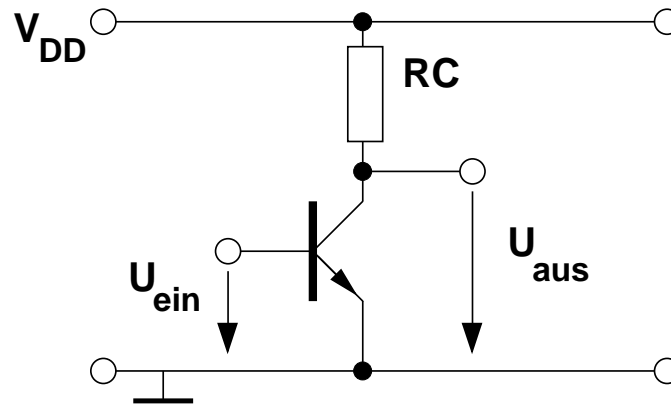


Abb. 3.1: Eine Inverterschaltung zur Erzeugung eines rechteckförmigen Signals.

Diese liefert bei einem U_{BE} unter $0,7\text{ V}$, der Transistor sperrt, am Ausgang eine Spannung, die gleich der Versorgungsspannung ist. Schaltet der Transistor ein ($U_{BE} > 0,7\text{ V}$) hat der Ausgang eine Spannung nahe Null ($U_{aus} = V_{DD} - I_C \cdot RC$).

In unserer Regelschaltung wählen wir einen großen Kollektor-Widerstand, der für eine große Verstärkung sorgt. Daraus ergibt sich eine sehr steile Übertragungskennlinie, wodurch der Inverter sehr schnell übersteuert wird und in den Sättigungsbereich gelangt. Er wird quasi digital betrieben. Entweder wird der Inverter voll angesteuert oder ist auf niedrigem Potential, wodurch sich rechteckförmige Impulse ergeben. Hier ist die Übersteuerung also bewusst gewählt, im Gegensatz zum Versuch Transistorgrundschaltungen wo eine Übersteuerung vermieden werden soll.

Das rechteckförmige Signal muss nun noch in seiner Breite variiert werden. Am einfachsten funktioniert dies über die Verschiebung des Arbeitspunktes des Inverters. Durch geeignete Wahl von Widerständen erzeugen wir eine Vorspannung an der Basis-Emitter-Diode, der das Sinussignal des Oszillators überlagert wird.

Die Abbildungen 3.2 und 3.3 zeigen exemplarisch die Möglichkeit der Pulsweitenmodulation (PWM) durch verschiedene Vorspannungen. Dabei ist U_T die Threshold-Spannung (Schwellspannung) des Transistors.

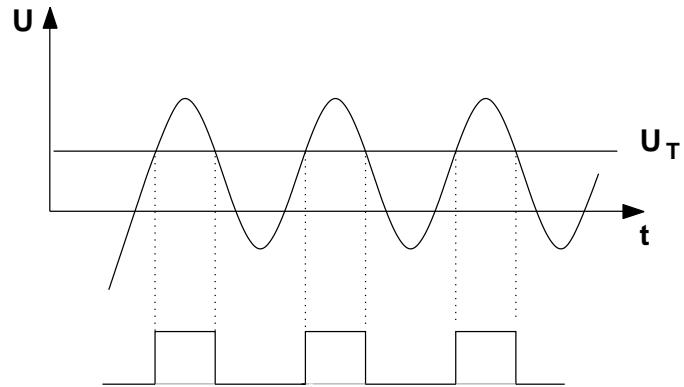


Abb. 3.2: 1. Beispiel für Pulsweitenmodulation.

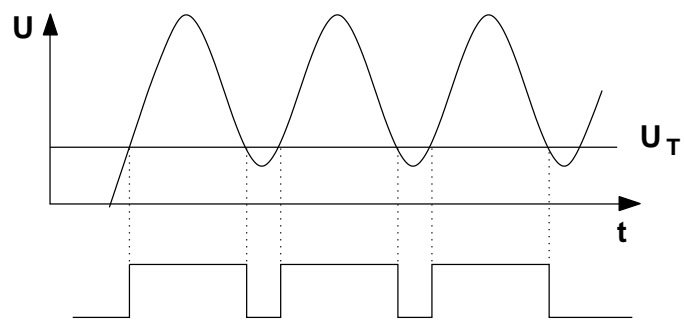


Abb. 3.3: 2. Beispiel für Pulsweitenmodulation.

3.1 Berechnung der Rückkopplung

Im Folgenden werden wir eine mögliche Regelung dimensionieren. Dazu werden wir die Schaltung in fünf Schaltungsblöcke untergliedern und den Regelkreis im Arbeitspunkt ($R_L = 220 \Omega$, $U_{ein} = 3 \text{ V}$, $U_{aus} = 6 \text{ V} \Rightarrow D = 0,5$, $U_{off} = 2,3 \text{ V}$) für kleine Auslenkungen betrachten.

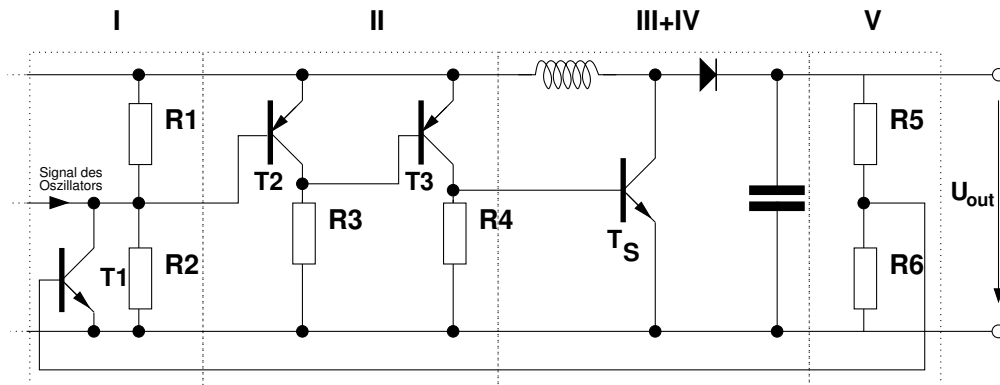


Abb. 3.4: Die Schaltung mit Regelung und Netzteil.

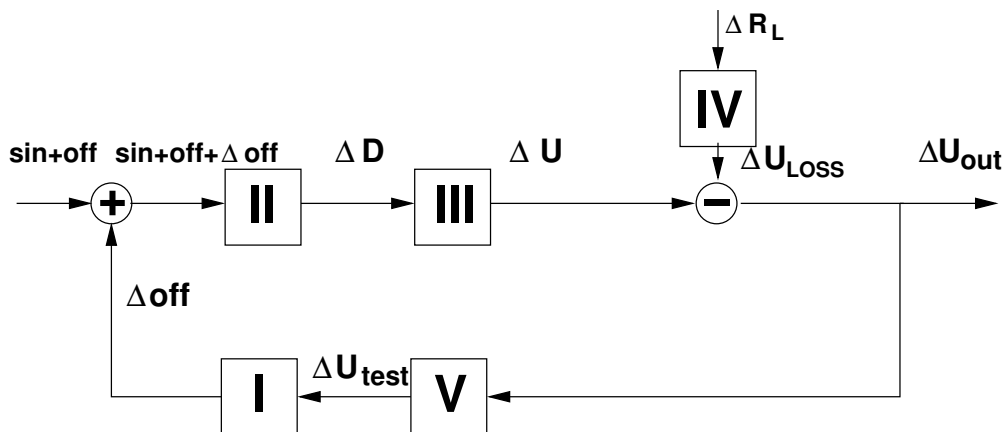


Abb. 3.5: Der Regelkreis mit den fünf Schaltungsblöcken.

Betrachten wir zuerst den Weg des Signals um die Regelung zu veranschaulichen. Im Arbeitspunkt hat die Basis des Transistors T2 ein Potential von 2,3 V, wodurch sich ein Duty-Cycle D von 0,5 ergibt.

Durch den Spannungsteiler R5, R6 in Schaltungsblock V wird ein Teil der Ausgangsspannung des Schaltnetzteils (hier $U_{aus} = 6 \text{ V}$) an die Basis des Transistors

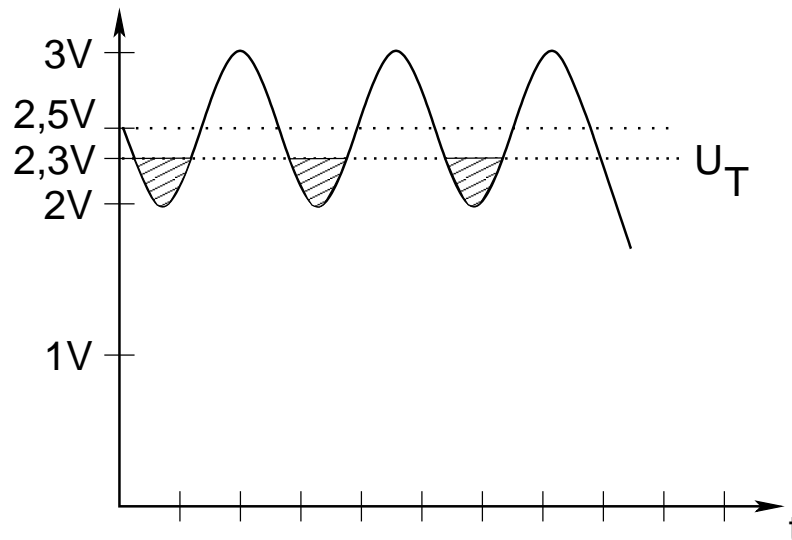


Abb. 3.6: Verdeutlichung der Verschiebung des Arbeitspunktes von T2. Es wurde ein $U_{EB}(T2) = U(R1)$ von 0,5 V angenommen.

T1 gekoppelt.

Sinkt nun die Ausgangsspannung U_{aus} ab, so sinkt auch das Potential der Basis von T1, der Widerstand von T1 steigt $\left(R = \frac{U}{I} = \frac{U_{AP}}{I_{se} \frac{U_{BE}}{U_T}} \right)$. Folglich fällt über R2 mehr Spannung ab und über R1 weniger.

Wie Abbildung 3.6 verdeutlicht, hat sich der Arbeitspunkt so verschoben, dass an T2 die Einschaltzeit (High-Level) kürzer geworden ist als dies im ursprünglichen Arbeitspunkt der Fall war.

Die Inverterschaltung mit T3 erzeugt aus dem High-Level wieder einen Low-Level und umgekehrt.

Man erhält also bei einem Abfall der Ausgangsspannung $U_{out} = 6 V$, ein Rechtecksignal am Ausgang des Schaltungsblocks II, dessen Duty-Cycle D sich gegenüber dem Duty-Cycle im Ruhezustand vergrößert hat, wodurch die Ausgangsspannung wieder angehoben wird.

Nach dieser qualitativen Betrachtung werden wir im folgenden die Schaltungsblöcke mathematisch erfassen und die Änderung der Ausgangsspannung abhängig von einer Änderung des Lastwiderstands darstellen.

Schaltungsblock I:

Der Spannungsteiler R1,R2 ist so dimensioniert, dass an der EB-Strecke des pnp-Transistors T2 aus Block II 0,7 V abfallen. Dadurch ergibt sich für den Arbeitspunkt ein Duty-Cycle D von 0,5.

Wir berechnen nun die Verstärkung des Transistors T1.

$R_{CE}(U_{test})$ ist dabei der Kollektor-Emitter-Widerstand des npn-Transistors T1.

$$U_{R1} = \frac{R1}{R1 + R2 || R_{CE}(U_{test})} U_{ein} = 0,7 \text{ V}$$

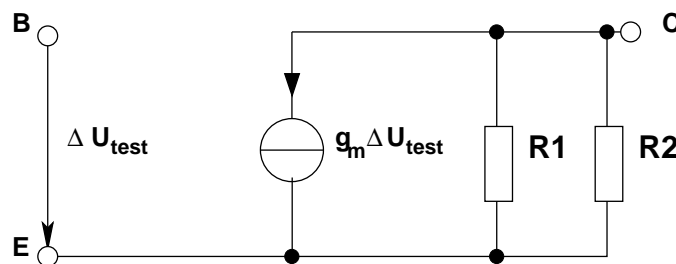
$$\Rightarrow R1 = 500 \Omega, R2 || R_{CE}(U_{test}) = 1,6 \text{ k}\Omega$$

$$\Rightarrow I_{R1} = \frac{U}{R} = \frac{0,7 \text{ V}}{500 \Omega} = 1,4 \text{ mA}$$

$$I_{R2} + I_C(T1) = I_{R1}$$

$$I_{R2} = 0,7 \text{ mA} \rightarrow R2 = 3,2 \text{ k}\Omega \rightarrow I_C(T1) = 0,7 \text{ mA}$$

$$g_m = \frac{I_C(T1)}{U_T} = 0,026 \text{ A/V}$$



$$\begin{aligned} \Delta U_{off} &= -g_m R \Delta U_{test} \\ &= -11,25 \Delta U_{test} \end{aligned}$$

Schaltungsblock II:

Die pnp-Inverter aus Schaltungsteil II liefern ein Signal für eine Eingangsspannung 2,3 V. Das Signal am Eingang des Blocks II setzt sich zusammen aus dem Sinus und der Offset-Spannung ($U_{in} = A \sin(\omega t) + U_{off}$). Um eine Änderung der Einschaltdauer zu beschreiben, müssen wir uns zuerst klar machen in welchem Zusammenhang die einzelnen Werte wie U_T und die Offset-Spannung zueinander stehen. Die folgenden Abbildungen 3.7 und 3.8 zeigen diese Zusammenhänge auf.

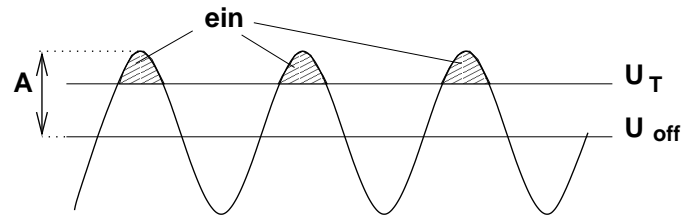


Abb. 3.7: Zusammenhang zwischen Sinusschwinung, Offset-Spannung und U_T .

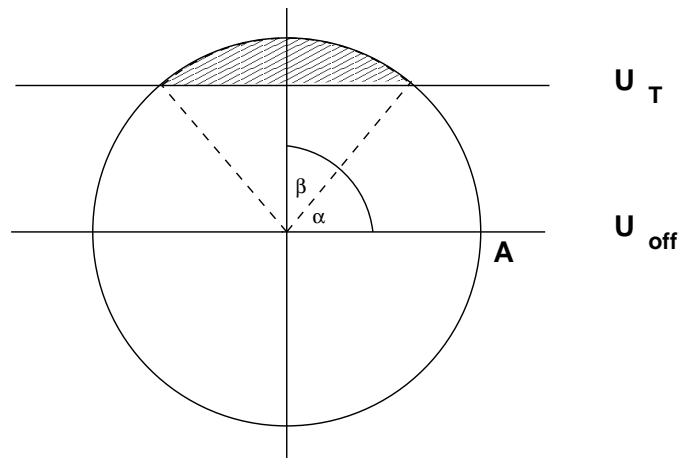


Abb. 3.8: Veranschaulichung der Einschaltzeit mit Winkeln.

Aus Abb 3.8 kann man das Verhältnis der Schaltzeiten (Duty-Cycle D) herleiten:

$$D = \frac{2\beta}{2\pi} = \frac{\beta}{\pi}$$

Nun möchten wir β noch durch bekannte Größen ausdrücken:

$$\begin{aligned} A \sin(\alpha) + U_{off} &= U_T \\ \Rightarrow \sin(\alpha) &= \frac{U_T - U_{off}}{A} \\ \Rightarrow \alpha &= \arcsin\left(\frac{U_T - U_{off}}{A}\right) \\ \text{mit } \beta &= \frac{\pi}{2} - \alpha \\ \Rightarrow D &= \frac{\beta}{\pi} = \frac{\frac{\pi}{2} - \arcsin\left(\frac{U_T - U_{off}}{A}\right)}{\pi} \end{aligned}$$

Für den Arbeitspunkt gilt nun $U_{off} = U_T$. Damit folgt für kleine Auslenkungen:

$$\begin{aligned} A \sin(\Delta\alpha) + U_{off} + \Delta U_{off} &= U_T \\ A \Delta\alpha + U_{off} + \Delta U_{off} &\approx U_T \\ \Rightarrow \Delta\alpha &\approx \frac{U_T - U_{off} - \Delta U_{off}}{A} \\ &\approx \frac{-\Delta U_{off}}{A} \\ \Rightarrow \Delta D &\approx \frac{\frac{\Delta U_{off}}{A}}{\pi} = \frac{\Delta U_{off}}{\pi A} \end{aligned}$$

Schaltungsblock III:

Der Block III lässt sich einfach beschreiben durch die Übertragungsfunktion des Aufwärtswandlers:

$$\begin{aligned} U &= \frac{1}{1-D} U_{ein} \\ \Rightarrow \frac{\partial U}{\partial D} &= \frac{1}{(1-D)^2} U_{ein} \end{aligned}$$

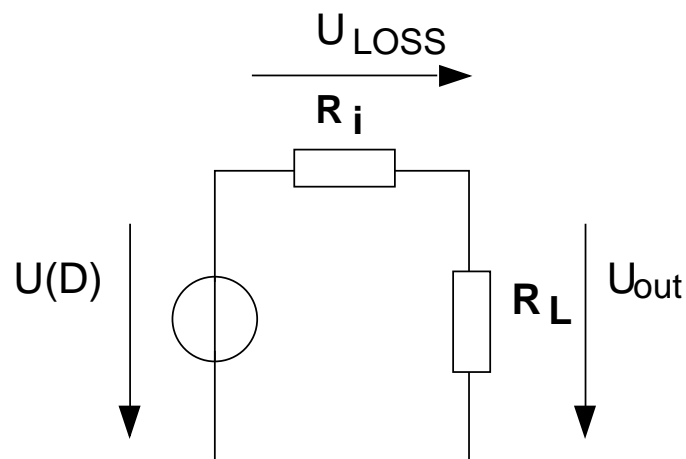


Abb. 3.9: Spannungsquelle mit Innenwiderstand.

Schaltungsblock IV:

Man kann sich die Blöcke III und IV zusammen als Spannungsquelle mit Innenwiderstand vorstellen (siehe Abb 3.9). Die unerwünschte Spannung U_{LOSS} ist dabei der Spannungsabfall über den Innenwiderstand der Quelle.

Uns interessiert nun die Änderung dieser Spannung in Abhängigkeit von einer Änderung des Lastwiderstands:

$$U_{LOSS} = \frac{R_i}{R_i + R_L} U(D)$$

$$\Rightarrow \frac{\partial U_{LOSS}}{\partial R_L} = -\frac{R_i}{(R_i + R_L)^2} U(D)$$

Schaltungsblock V:

Dieser Schaltungsblock ist lediglich ein einfacher Spannungsteiler.

Es gilt:

$$\Delta U_{test} = \frac{1,15 \text{ k}\Omega}{11,15 \text{ k}\Omega} \Delta U_{out}$$

kompletter Regelkreis:

Für den gesamten Regelungskreis gilt damit für kleine Auslenkungen:

$$\begin{aligned}\Delta U_{out} &= II \cdot III \cdot I \cdot V \cdot \Delta U_{out} - \Delta R_L \cdot IV \\ \Rightarrow \frac{\Delta U_{out}}{\Delta R_L} &= \frac{-IV}{1 - I \cdot II \cdot III \cdot V}\end{aligned}$$

(I–V beschreiben die Wirkungsfunktionen der einzelnen Schaltungsblöcke.)

4 Stabilisierung der Versorgungsspannung

Da der Oszillator, welcher die Schaltung mit dem notwendigen 50 kHz Signal versorgt, empfindlich auf Schwankungen in der Versorgungsspannung reagiert, ist es nötig diese zu stabilisieren. Hierfür dienen zum einen Kapazitäten, die die Versorgungspfade der Schaltwandler stützen und zum anderen eine Spule im Pfad der Versorgungsspannung.

Bei hohen Stromflüssen bricht aufgrund des Spannungsabfalls am Innenwiderstand der Spannungsquelle (Batterie) die Versorgungsspannung ein. Darum sollen kurze, hohe Ströme möglichst von der Spannungsquelle ferngehalten werden. Dies erreicht man mithilfe des LRC-Gliedes.

Die Kapazitäten dienen als Speicher und können bei schnellen Vorgängen die Schaltung mit Energie versorgen. Die Spule im Pfad der Versorgungsspannung stellt für hohe Frequenzen einen Leerlauf dar und verhindert somit dass die schnellen Vorgänge innerhalb der Schaltwandler unmittelbar auf die Spannungsquelle wirken. Der Widerstand der Spule und der Leiterbahnen reicht aus um ein Schwingen der Schaltung zu unterdrücken.

5 Vorbereitende Aufgaben

1. Leiten Sie eine Beziehung zwischen Ein- und Ausgangsspannung des Aufwärtswandlers in Abhängigkeit des Duty-Cycle her. Vernachlässigen Sie dabei den Spannungsabfall über die Diode. Betrachten Sie hierbei sowohl den Fall für den geöffneten, als auch für den geschlossenen Schalter.
2. Berechnen Sie die Einschaltdauer für eine Ausgangsspannung von $+6\text{ V}$ bei einem ΔI von 50 mA . Nehmen Sie einen Spannungsabfall an der Diode von 1 V an.
3. Berechnen Sie den Wert für den Pufferkondensator am Ausgang der Schaltung, wenn die maximale Spannungswelligkeit $0,002\text{ V}$ betragen soll ($I_{aus} = 50\text{ mA}$).
4. Leiten Sie eine Beziehung zwischen Ein- und Ausgangsspannung des Inverswandlers in Abhängigkeit des Duty-Cycle her. Vernachlässigen Sie dabei den Spannungsabfall über die Diode. Betrachten Sie hierbei sowohl den Fall für den geöffneten, als auch für den geschlossenen Schalter.
5. Berechnen Sie die Einschaltdauer für eine Ausgangsspannung von -6 V bei einem ΔI von 50 mA . Nehmen Sie einen Spannungsabfall an der Diode von 1 V an.
6. Warum sind rechteckförmige Impulse wichtig?
7. Wozu wird die Variation der Breite des Signals benötigt?
8. Bei welcher der Abbildungen 3.2 und 3.3 ist die gewählte Vorspannung größer?
9. Überlegen Sie grafisch welche Pulsweiten sich ergeben wenn eine Vorspannung von $0,5\text{ V}$ anliegt, im Vergleich zu einer Vorspannung von 0 V . Nehmen Sie als Amplitude der Sinusschwingung 1 V an. Benutzen Sie Abb. 5.1
10. Überlegen Sie welche der folgenden Varianten (Abb 5.2) eine funktionierende Regelung darstellt.
11. Berechnen Sie den Innenwiderstand des Netzteils ohne Regelung. Benutzen Sie dazu Abb 3.9. $U(D)$ ist bei beiden Messungen gleich. Gemessen wurden folgende Werte:
 - $R_{L1} = 27\ \Omega$, $U_{RL1} = 5\text{ V}$

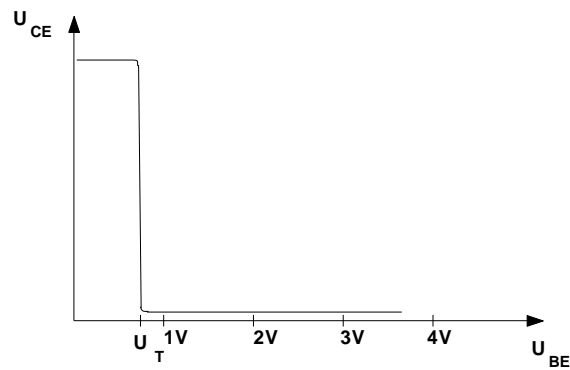


Abb. 5.1: Die Übertragungskennlinie eines Inverters.

- $R_{L2} = 220 \Omega$, $U_{RL2} = 9,2 V$
12. Berechnen Sie nun den Innenwiderstand mit Regelung. Hinweis: Benutzen Sie $\frac{\Delta U_{out}}{\Delta R_L}$ aus der Berechnung des kompletten Regelkreises und Abb 3.9. Nehmen Sie für die Amplitude A des Sinus 100 mV an.

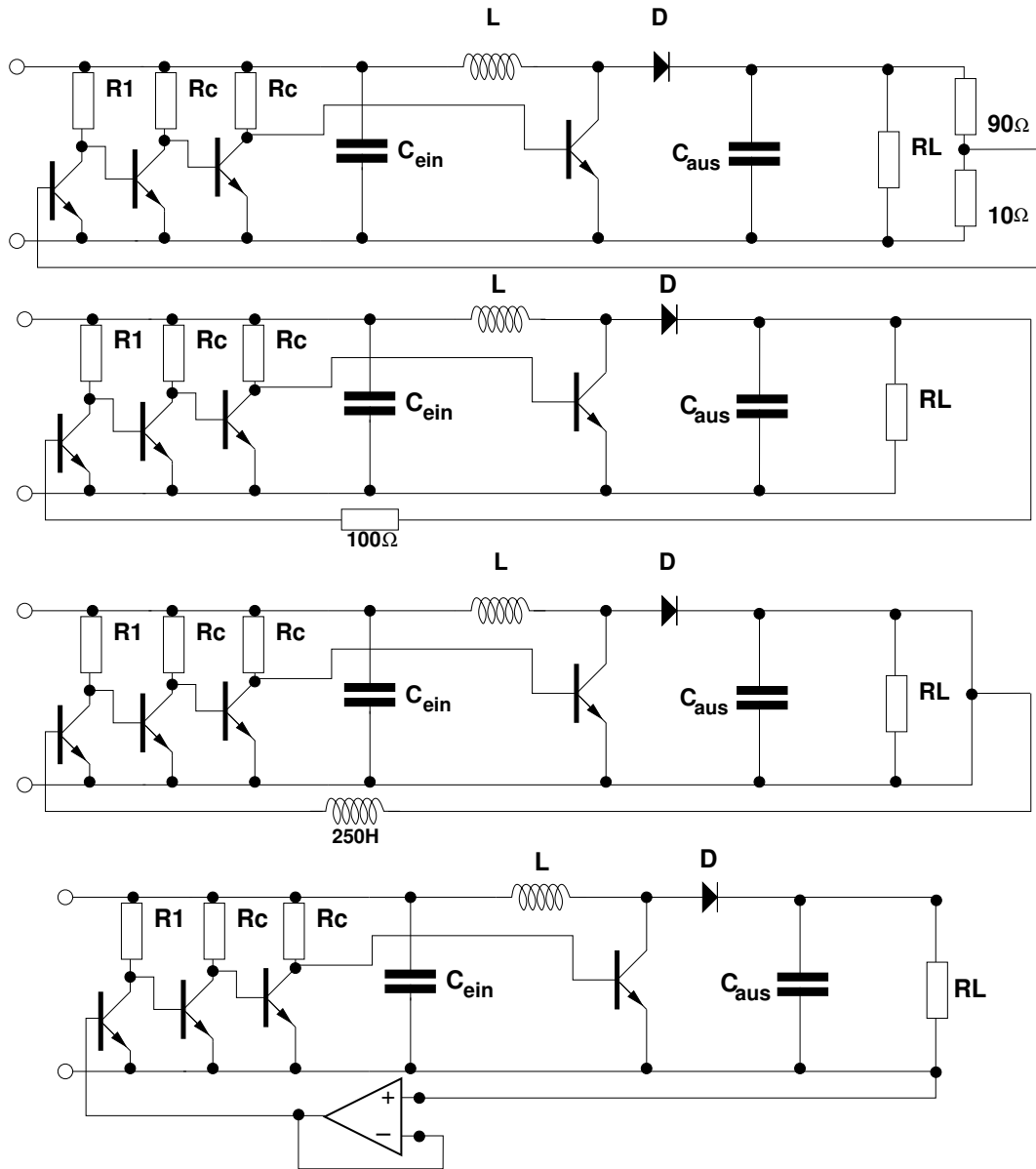


Abb. 5.2: Vier mögliche Varianten einer Regelung.

6 Praktische Aufgaben

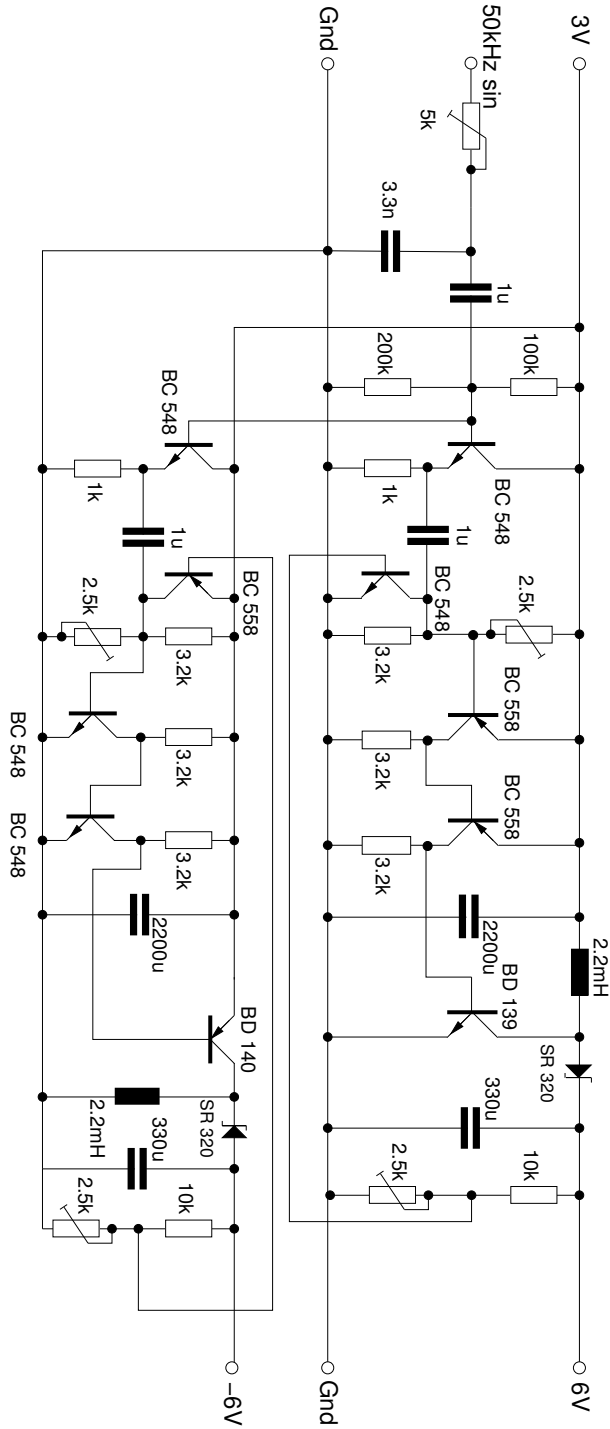
1. Bauen Sie die Wandler-Schaltungen auf.
2. Stellen Sie eine Ausgangsspannung von $+6\text{ V}$ bzw. -6 V an einem $220\ \Omega$ -Widerstand ein. Welche Pulsweiten ergeben sich? Vergleichen Sie mit ihrer Rechnung. Begründen Sie eventuelle Abweichungen.
3. Schliessen Sie nun einen $27\ \Omega$ -Widerstand parallel zum Ausgang. Was fällt auf? Bewerten Sie das Ergebnis.
4. Bauen Sie die Regelungen zu den Schaltnetzteilen auf.
5. Stellen Sie eine Ausgangsspannung von $+6\text{ V}$ bzw. -6 V an einem $220\ \Omega$ -Widerstand ein.
6. Schließen Sie nun einen $27\ \Omega$ -Widerstand parallel zum Ausgang an. Beurteilen Sie die Regelung.

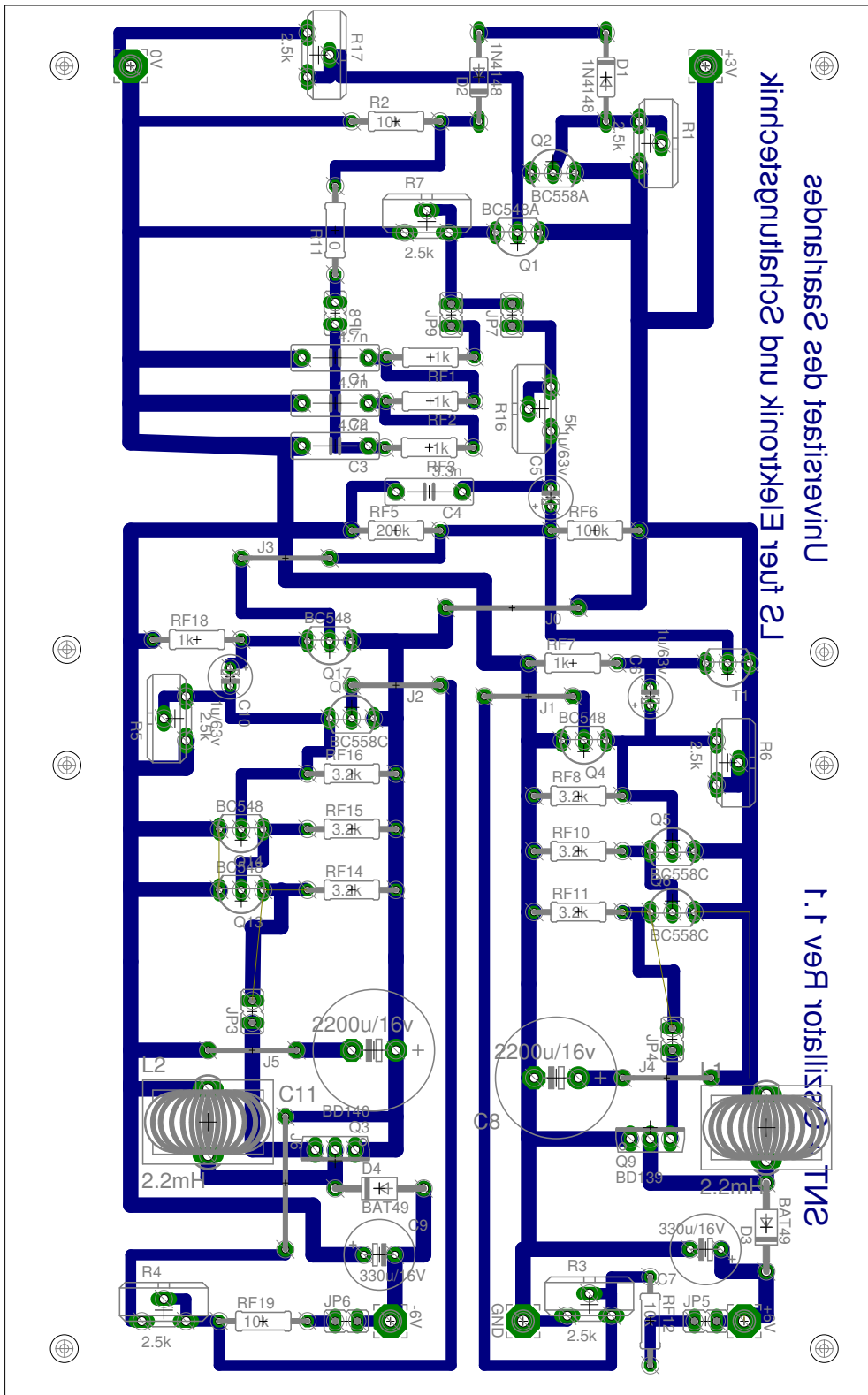
7 Auswertung

In der Auswertung sind alle Aufgaben enthalten, sowie die zu den praktischen Teilen verwendeten Schaltpläne und die aus den praktischen Teilen gewonnen Erkenntnisse.


Bewerten Sie die Schaltungen/Regelungen und machen Sie Verbesserungsvorschläge.

A Schaltplan und Layout





B Datenblätter




FAIRCHILD
SEMICONDUCTOR®

BC546/547/548/549/550

BC546/547/548/549/550

Switching and Applications

- High Voltage: BC546, $V_{CE0}=65V$
- Low Noise: BC549, BC550
- Complement to BC556 ... BC560



TO-92
1. Collector 2. Base 3. Emitter

NPN Epitaxial Silicon Transistor

Absolute Maximum Ratings $T_a=25^\circ C$ unless otherwise noted

Symbol	Parameter	Value	Units
V_{CBO}	Collector-Base Voltage : BC546	80	V
	: BC547/550	50	V
	: BC548/549	30	V
V_{CEO}	Collector-Emitter Voltage : BC546	65	V
	: BC547/550	45	V
	: BC548/549	30	V
V_{EBO}	Emitter-Base Voltage : BC546/547	6	V
	: BC548/549/550	5	V
I_C	Collector Current (DC)	100	mA
P_C	Collector Power Dissipation	500	mW
T_J	Junction Temperature	150	$^\circ C$
T_{STG}	Storage Temperature	-65 ~ 150	$^\circ C$

Electrical Characteristics $T_a=25^\circ C$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units	
I_{CBO}	Collector Cut-off Current	$V_{CB}=30V, I_E=0$			15	nA	
h_{FE}	DC Current Gain	$V_{CE}=5V, I_C=2mA$	110		800		
$V_{CE(sat)}$	Collector-Emitter Saturation Voltage	$I_C=10mA, I_B=0.5mA$		90	250	mV	
		$I_C=100mA, I_B=5mA$		200	600	mV	
$V_{BE(sat)}$	Base-Emitter Saturation Voltage	$I_C=10mA, I_B=0.5mA$		700		mV	
		$I_C=100mA, I_B=5mA$		900		mV	
$V_{BE(on)}$	Base-Emitter On Voltage	$V_{CE}=5V, I_C=2mA$	580	660	700	mV	
		$V_{CE}=5V, I_C=10mA$			720	mV	
f_T	Current Gain Bandwidth Product	$V_{CE}=5V, I_C=10mA, f=100MHz$		300		MHz	
C_{ob}	Output Capacitance	$V_{CB}=10V, I_E=0, f=1MHz$		3.5	6	pF	
C_{ib}	Input Capacitance	$V_{EB}=0.5V, I_C=0, f=1MHz$		9		pF	
NF	Noise Figure	: BC546/547/548	$V_{CE}=5V, I_C=200\mu A$		2	10	dB
		: BC549/550	$f=1KHz, R_G=2K\Omega$		1.2	4	dB
		: BC549	$V_{CE}=5V, I_C=200\mu A$		1.4	4	dB
		: BC550	$R_G=2K\Omega, f=30\sim 15000MHz$		1.4	3	dB

h_{FE} Classification

Classification	A	B	C
h_{FE}	110 ~ 220	200 ~ 450	420 ~ 800

Typical Characteristics

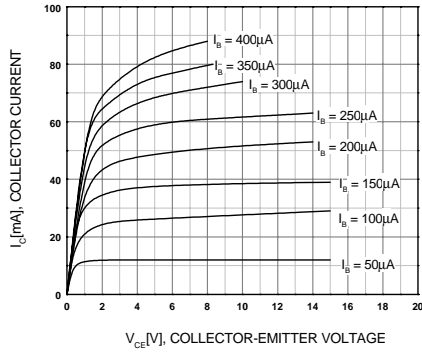


Figure 1. Static Characteristic

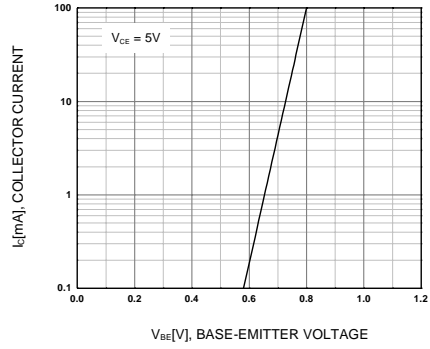


Figure 2. Transfer Characteristic

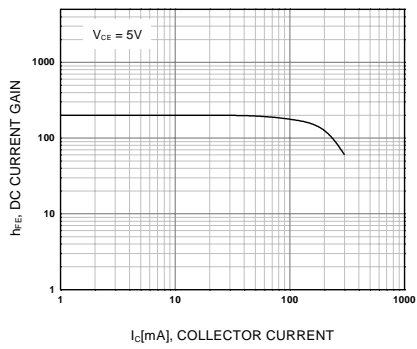
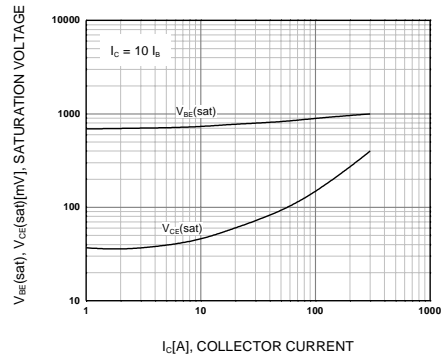


Figure 3. DC current Gain



**Figure 4. Base-Emitter Saturation Voltage
Collector-Emitter Saturation Voltage**

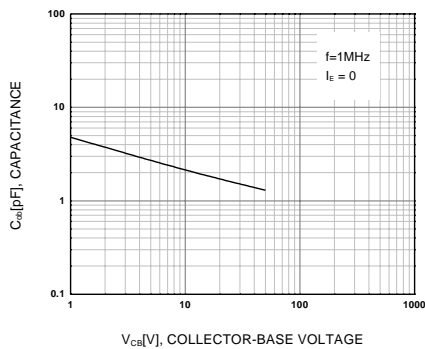


Figure 5. Output Capacitance

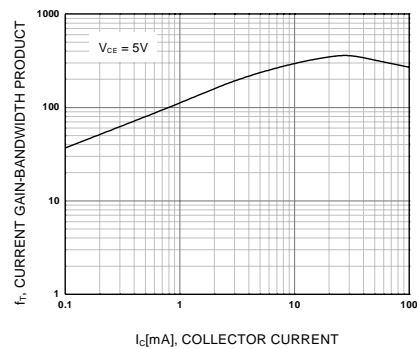


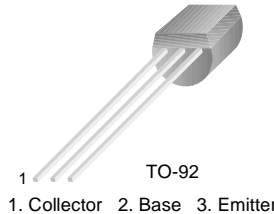
Figure 6. Current Gain Bandwidth Product

FAIRCHILD
SEMICONDUCTOR®

BC556/557/558/559/560

Switching and Amplifier

- High Voltage: BC556, $V_{CE0} = -65V$
- Low Noise: BC559, BC560
- Complement to BC546 ... BC 550



PNP Epitaxial Silicon Transistor

Absolute Maximum Ratings $T_a = 25^\circ C$ unless otherwise noted

Symbol	Parameter	Value	Units
V_{CBO}	Collector-Base Voltage		
	: BC556	-80	V
	: BC557/560	-50	V
	: BC558/559	-30	V
V_{CEO}	Collector-Emitter Voltage		
	: BC556	-65	V
	: BC557/560	-45	V
	: BC558/559	-30	V
V_{EBO}	Emitter-Base Voltage	-5	V
I_C	Collector Current (DC)	-100	mA
P_C	Collector Power Dissipation	500	mW
T_J	Junction Temperature	150	$^\circ C$
T_{STG}	Storage Temperature	-65 ~ 150	$^\circ C$

Electrical Characteristics $T_a = 25^\circ C$ unless otherwise noted

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Units
I_{CBO}	Collector Cut-off Current	$V_{CB} = -30V, I_E = 0$			-15	nA
h_{FE}	DC Current Gain	$V_{CE} = -5V, I_C = 2mA$	110		800	
$V_{CE} (sat)$	Collector-Emitter Saturation Voltage	$I_C = -10mA, I_B = -0.5mA$		-90	-300	mV
		$I_C = -100mA, I_B = -5mA$		-250	-650	mV
$V_{BE} (sat)$	Collector-Base Saturation Voltage	$I_C = -10mA, I_B = -0.5mA$		-700		mV
		$I_C = -100mA, I_B = -5mA$		-900		mV
$V_{BE} (on)$	Base-Emitter On Voltage	$V_{CE} = -5V, I_C = -2mA$	-600	-660	-750	mV
		$V_{CE} = -5V, I_C = -10mA$			-800	mV
f_T	Current Gain Bandwidth Product	$V_{CE} = -5V, I_C = -10mA, f = 10MHz$		150		MHz
C_{ob}	Output Capacitance	$V_{CB} = -10V, I_E = 0, f = 1MHz$			6	pF
NF	Noise Figure	: BC556/557/558		2	10	dB
		: BC559/560	$f = 1KHz, R_G = 2K\Omega$	1	4	dB
		: BC559	$V_{CE} = -5V, I_C = -200\mu A$	1.2	4	dB
		: BC560	$R_G = 2K\Omega, f = 30 \sim 15000MHz$	1.2	2	dB

h_{FE} Classification

Classification	A	B	C
h_{FE}	110 ~ 220	200 ~ 450	420 ~ 800

BC556/557/558/559/560

Typical Characteristics

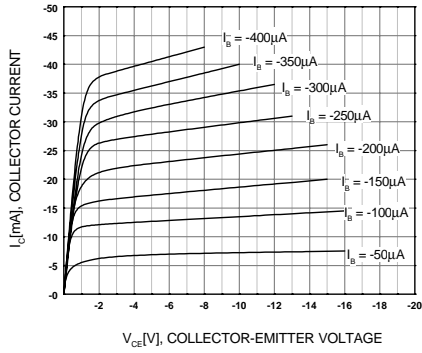


Figure 1. Static Characteristic

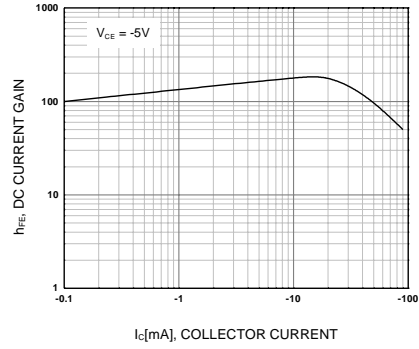
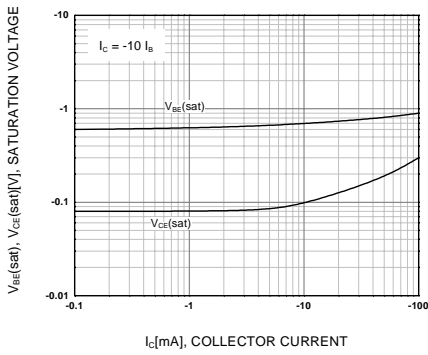


Figure 2. DC current Gain



**Figure 3. Base-Emitter Saturation Voltage
Collector-Emitter Saturation Voltage**

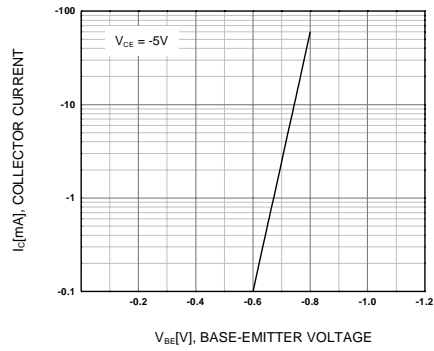


Figure 4. Base-Emitter On Voltage

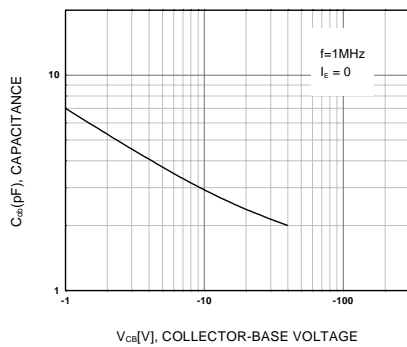


Figure 5. Collector Output Capacitance

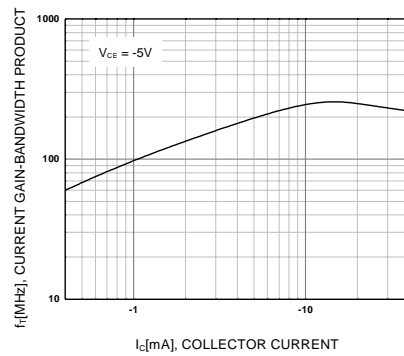


Figure 6. Current Gain Bandwidth Product


BD135
BD139

NPN SILICON TRANSISTORS

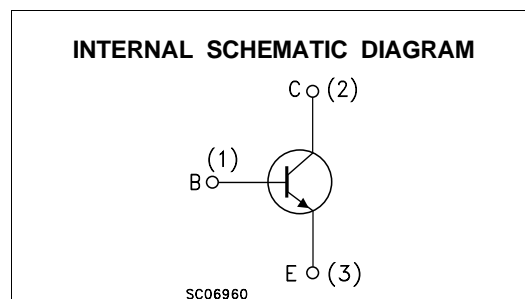
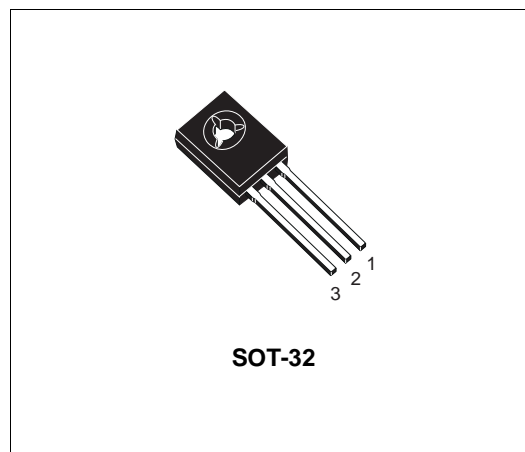
Type	Marking
BD135	BD135
BD135-10	BD135-10
BD135-16	BD135-16
BD139	BD139
BD139-10	BD139-10
BD139-16	BD139-16

- STMicroelectronics PREFERRED SALESTYPES

DESCRIPTION

The BD135 and BD139 are silicon Epitaxial Planar NPN transistors mounted in Jedec SOT-32 plastic package, designed for audio amplifiers and drivers utilizing complementary or quasi-complementary circuits.

The complementary PNP types are BD136 and BD140 respectively.



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value		Unit
		BD135	BD139	
V_{CB0}	Collector-Base Voltage ($I_E = 0$)	45	80	V
V_{CE0}	Collector-Emitter Voltage ($I_B = 0$)	45	80	V
V_{EB0}	Emitter-Base Voltage ($I_C = 0$)	5		V
I_C	Collector Current	1.5		A
I_{CM}	Collector Peak Current	3		A
I_B	Base Current	0.5		A
P_{tot}	Total Dissipation at $T_c \leq 25\text{ }^\circ\text{C}$	12.5		W
P_{tot}	Total Dissipation at $T_{amb} \leq 25\text{ }^\circ\text{C}$	1.25		W
T_{stg}	Storage Temperature	-65 to 150		$^\circ\text{C}$
T_j	Max. Operating Junction Temperature	150		$^\circ\text{C}$

BD135 / BD139

THERMAL DATA

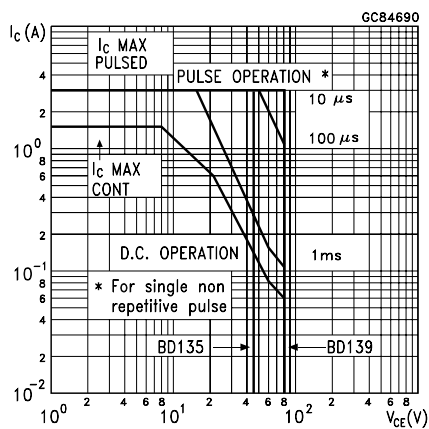
$R_{thj-case}$	Thermal Resistance Junction-case	Max	10	$^{\circ}C/W$
----------------	----------------------------------	-----	----	---------------

ELECTRICAL CHARACTERISTICS ($T_{case} = 25^{\circ}C$ unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{CBO}	Collector Cut-off Current ($I_E = 0$)	$V_{CB} = 30 V$ $V_{CB} = 30 V \quad T_C = 125^{\circ}C$			0.1 10	μA μA
I_{EBO}	Emitter Cut-off Current ($I_C = 0$)	$V_{EB} = 5 V$			10	μA
$V_{CE(sus)*}$	Collector-Emitter Sustaining Voltage ($I_B = 0$)	$I_C = 30 mA$ for BD135 for BD139	45 80			V V
$V_{CE(sat)*}$	Collector-Emitter Saturation Voltage	$I_C = 0.5 A \quad I_B = 0.05 A$			0.5	V
V_{BE*}	Base-Emitter Voltage	$I_C = 0.5 A \quad V_{CE} = 2 V$			1	V
h_{FE*}	DC Current Gain	$I_C = 5 mA \quad V_{CE} = 2 V$ $I_C = 150 mA \quad V_{CE} = 2 V$ $I_C = 0.5 A \quad V_{CE} = 2 V$	25 40 25		250	
h_{FE}	h_{FE} Groups	$I_C = 150 mA \quad V_{CE} = 2 V$ for BD135/BD139 group-10 for BD135/BD139 group-16	63 100		160 250	

* Pulsed: Pulse duration = 300 μs , duty cycle 1.5 %

Safe Operating Area





BD136 BD138/BD140

PNP SILICON TRANSISTORS

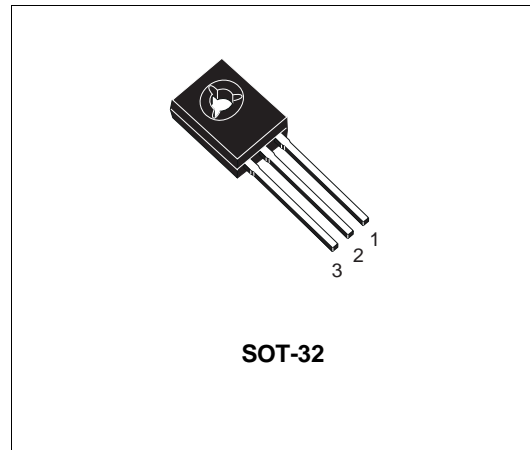
Type	Marking
BD136	BD136
BD136-10	BD136-10
BD136-16	BD136-16
BD138	BD138
BD140	BD140
BD140-10	BD140-10
BD140-16	BD140-16

- STMicroelectronics PREFERRED SALESTYPES
- PNP TRANSISTOR

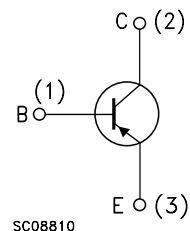
DESCRIPTION

The BD136, BD138 and BD140 are silicon Epitaxial Planar PNP transistors mounted in Jedec SOT-32 plastic package, designed for audio amplifiers and drivers utilizing complementary or quasi-complementary circuits.

The complementary NPN types are the BD135, BD137 and BD139.



INTERNAL SCHEMATIC DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value			Unit
		BD136	BD138	BD140	
V_{CB0}	Collector-Base Voltage ($I_E = 0$)	-45	-60	-80	V
V_{CE0}	Collector-Emitter Voltage ($I_B = 0$)	-45	-60	-80	V
V_{EBO}	Emitter-Base Voltage ($I_C = 0$)	-5			V
I_C	Collector Current	-1.5			A
I_{CM}	Collector Peak Current	-3			A
I_B	Base Current	-0.5			A
P_{tot}	Total Dissipation at $T_c \leq 25\text{ }^\circ\text{C}$	12.5			W
P_{tot}	Total Dissipation at $T_{amb} \leq 25\text{ }^\circ\text{C}$	1.25			W
T_{stg}	Storage Temperature	-65 to 150			$^\circ\text{C}$
T_j	Max. Operating Junction Temperature	150			$^\circ\text{C}$

BD136 / BD138 / BD140

THERMAL DATA

$R_{thj-case}$	Thermal Resistance Junction-case	Max	10	$^{\circ}C/W$
----------------	----------------------------------	-----	----	---------------

ELECTRICAL CHARACTERISTICS ($T_{case} = 25^{\circ}C$ unless otherwise specified)

Symbol	Parameter	Test Conditions	Min.	Typ.	Max.	Unit
I_{CBO}	Collector Cut-off Current ($I_E = 0$)	$V_{CB} = -30 V$ $V_{CB} = -30 V \quad T_C = 125^{\circ}C$			-0.1 -10	μA μA
I_{EBO}	Emitter Cut-off Current ($I_C = 0$)	$V_{EB} = -5 V$			-10	μA
$V_{CEO(sus)*}$	Collector-Emitter Sustaining Voltage ($I_B = 0$)	$I_C = -30 mA$ for BD136 for BD138 for BD140	-45 -60 -80			V V V
$V_{CE(sat)*}$	Collector-Emitter Saturation Voltage	$I_C = -0.5 A \quad I_B = -0.05 A$			-0.5	V
V_{BE*}	Base-Emitter Voltage	$I_C = -0.5 A \quad V_{CE} = -2 V$			-1	V
h_{FE*}	DC Current Gain	$I_C = -5 mA \quad V_{CE} = -2 V$ $I_C = -150 mA \quad V_{CE} = -2 V$ $I_C = -0.5 A \quad V_{CE} = -2 V$	25 40 25		250	
h_{FE}	h_{FE} Groups	$I_C = -150 mA \quad V_{CE} = -2 V$ for BD136/BD140 group-10 for BD136/BD140 group-16	63 100		160 250	

* Pulsed: Pulse duration = 300 μs , duty cycle 1.5 %

Safe Operating Areas

