

**Aufgabe 1.1**

Stellen Sie für DRAM die Entwicklung der Anschlusszahlen der Entwicklung des Integrationsgrades gegenüber? Dabei ist  $N$  die Anzahl der Anschlüsse (Ein- und Ausgänge) und  $M$  die Anzahl der Gatter.

a)  $N = 5,6 \cdot M^{0,1}$

b)  $N = 0,82 \cdot M^{0,45}$

c)  $N = 1,9 \cdot M^{0,5}$

d)  $N = 1,4 \cdot M^{0,63}$

e)  $N = 82 \cdot M^{0,25}$

**Aufgabe 1.2**

Wie hat sich das Rastermaß (Anschlussraster [ $\mu\text{m}$ ]) folgender Technologien in den Jahren 2010 und 2020 entwickelt?

a) Drahtbonden  $\rightarrow$  Ball/Wedge

$20 \mu\text{m} \rightarrow 10 \mu\text{m}$

$50 \mu\text{m} \rightarrow 35 \mu\text{m}$

$30 \mu\text{m} \rightarrow 25 \mu\text{m}$

$20 \mu\text{m} \rightarrow 20 \mu\text{m}$

$135 \mu\text{m} \rightarrow 95 \mu\text{m}$

**Aufgabe 1.3**

Geben Sie das minimale Rastermaß für einen Ball Grid Array (BGA) an!

- a) 0,1 mm
- b) 0,3 mm
- c) 0,65 mm
- d) 0,8 mm
- e) 1,27 mm
- f) 2,54 mm

**Aufgabe 1.4:**

Geben Sie das minimale Rastermaß für einen Fine Ball Grid Array (FBGA) an!

- a) 0,1 mm
- b) 0,3 mm
- c) 0,65 mm
- d) 0,8 mm
- e) 1,27 mm
- f) 2,54 mm

**Aufgabe 1.5**

*In welchem Jahr war die Markteinführung des ersten Mikroprozessors? Wie viele Transistoren wurden in diesem Prozessor verbaut? Welche Gehäuseform wurde verwendet?*

- *Die ersten 5 Antwortmöglichkeiten beziehen sich auf das Jahr der Markteinführung. Wählen Sie eine Jahreszahl*
- *die nächsten 5 Antwortmöglichkeiten beziehen sich auf die Anzahl der Transistoren. Markieren Sie eine Antwort.*
- *die letzten 5 Antwortmöglichkeiten beziehen sich auf die Gehäuseform. Wählen Sie eine oder mehrere Antworten.*

Jahr	Transistoren	Gehäuseform
<input type="checkbox"/> 1959	<input type="checkbox"/> 64	<input type="checkbox"/> DIL
<input type="checkbox"/> 1965	<input type="checkbox"/> 128	<input type="checkbox"/> QFP
<input type="checkbox"/> 1971	<input type="checkbox"/> 748	<input type="checkbox"/> PGA
<input type="checkbox"/> 1977	<input type="checkbox"/> 2.300	<input type="checkbox"/> BGA
<input type="checkbox"/> 1982	<input type="checkbox"/> 10.556	<input type="checkbox"/> LGA

## Aufgabe 1.6

*In welchem Jahr war die Markteinführung des Intel 80486 Mikroprozessors? Wie viele Transistoren wurden in diesem Prozessor verbaut? Welche Gehäuseform wurde verwendet?*

- *Die ersten 5 Antwortmöglichkeiten beziehen sich auf das Jahr der Markteinführung. Wählen Sie eine Jahreszahl*
- *die nächsten 5 Antwortmöglichkeiten beziehen sich auf die Anzahl der Transistoren. Markieren Sie eine Antwort.*
- *die letzten 5 Antwortmöglichkeiten beziehen sich auf die Gehäuseform. Wählen Sie eine oder mehrere Antworten.*

Jahr	Transistoren	Gehäuseform
<input type="checkbox"/> 1982	<input type="checkbox"/> 29.000	<input type="checkbox"/> DIL
<input type="checkbox"/> 1989	<input type="checkbox"/> 55.000	<input type="checkbox"/> PQFP
<input type="checkbox"/> 1991	<input type="checkbox"/> 275.000	<input type="checkbox"/> CPGA
<input type="checkbox"/> 1993	<input type="checkbox"/> 1.180.000	<input type="checkbox"/> CBGA
<input type="checkbox"/> 1995	<input type="checkbox"/> 3.100.000	<input type="checkbox"/> PBGA
		<input type="checkbox"/> TQFP

**Aufgabe 1.7**

*In welchem Jahr war die Markteinführung des Prozessors quad core i7 mit GPU? Wie viele Transistoren wurden in diesem Prozessor verbaut? Welche Gehäuseform wurde verwendet?*

- *Die ersten 5 Antwortmöglichkeiten beziehen sich auf das Jahr der Markteinführung. Wählen Sie eine Jahreszahl*
- *die nächsten 5 Antwortmöglichkeiten beziehen sich auf die Anzahl der Transistoren. Markieren Sie eine Antwort.*
- *die letzten 5 Antwortmöglichkeiten beziehen sich auf die Gehäuseform. Wählen Sie eine oder mehrere Antworten.*

Jahr	Transistoren	Gehäuseform
<input type="checkbox"/> 2006	<input type="checkbox"/> 731.000.000	<input type="checkbox"/> PQFP
<input type="checkbox"/> 2008	<input type="checkbox"/> 1.160.000.000	<input type="checkbox"/> CPGA
<input type="checkbox"/> 2011	<input type="checkbox"/> 1.400.000.000	<input type="checkbox"/> CBGA
<input type="checkbox"/> 2013	<input type="checkbox"/> 2.270.000.000	<input type="checkbox"/> PBGA
<input type="checkbox"/> 2014	<input type="checkbox"/> 2.600.000.000	<input type="checkbox"/> LGA

**Aufgabe 1.8**

Beschreiben Sie die historische Entwicklung der Mikroelektronik mithilfe des Moore'schen Gesetzes.

**Aufgabe 1.9 a**

Die Abbildung 1.9.1 stellt den Leitungspfad eines Packages von Chip bis zum Pin dar. Der Leitungspfad besteht aus folgenden Abschnitten:

- A: Aluminium Drahtbond, 25µm Durchmesser & 2,5mm lang
- B: Wolfram Leiterbahn, 50µm dick, 250µm breit & 4mm lang
- C: Wolfram Via, 125µm Durchmesser & 500µm lang
- D: Wolfram Leiterbahn, 50µm dick, 150µm breit & 1,5cm lang
- E: Wolfram Via wie C
- F: Kovar Kontaktpin, 500µm Durchmesser, 0,5cm lang

Die spezifischen Widerstände betragen:  $\rho_{Al}=2,6 \cdot 10^{-6} \Omega \cdot \text{cm}$   
 $\rho_W=5,5 \cdot 10^{-6} \Omega \cdot \text{cm}$   
 $\rho_{Kovar}=4,7 \cdot 10^{-5} \Omega \cdot \text{cm}.$

a) Berechnen Sie den Gesamtwiderstand des Leitungspfades.

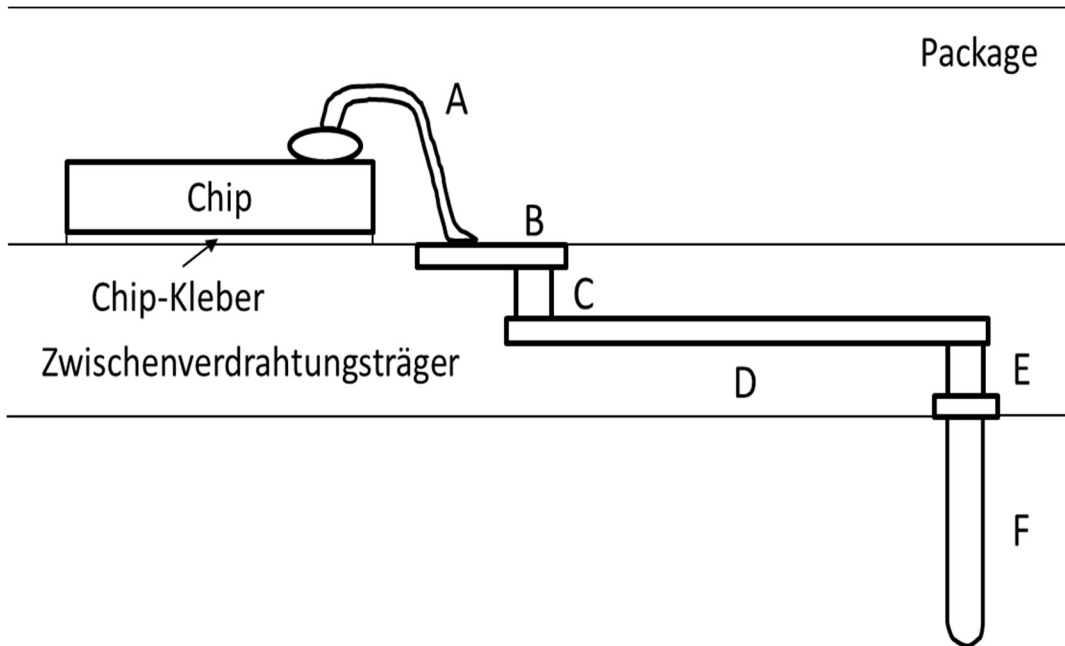


Abbildung 1.9.1: Leitungspfad innerhalb eines Packages

**Aufgabe 1.9 b**

Die Abbildung 1.9.2 stellt den Leitungspfad eines Packages von Chip bis zum Pin dar. Der Leitungspfad besteht aus folgenden Abschnitten:

- A: Aluminium Drahtbond, 25µm Durchmesser & 2,5mm lang
- B: Wolfram Leiterbahn, 50µm dick, 250µm breit & 4mm lang
- C: Wolfram Via, 125µm Durchmesser & 500µm lang
- D: Wolfram Leiterbahn, 50µm dick, 150µm breit & 1,5cm lang
- E: Wolfram Via wie C
- F: Kovar Kontaktpin, 500µm Durchmesser, 0,5cm lang

Die spezifischen Widerstände betragen:  $\rho_{Al}=2,6 \cdot 10^{-6} \Omega \cdot \text{cm}$   
 $\rho_W=5,5 \cdot 10^{-6} \Omega \cdot \text{cm}$   
 $\rho_{Kovar}=4,7 \cdot 10^{-5} \Omega \cdot \text{cm}.$

b) Welche wirkungsvollen Designänderungen sollten an diesem Leitungspfad vorgenommen werden, um bei einem maximalen Betriebsstrom von 5A den Spannungsabfall auf unter 1,0V zu senken?

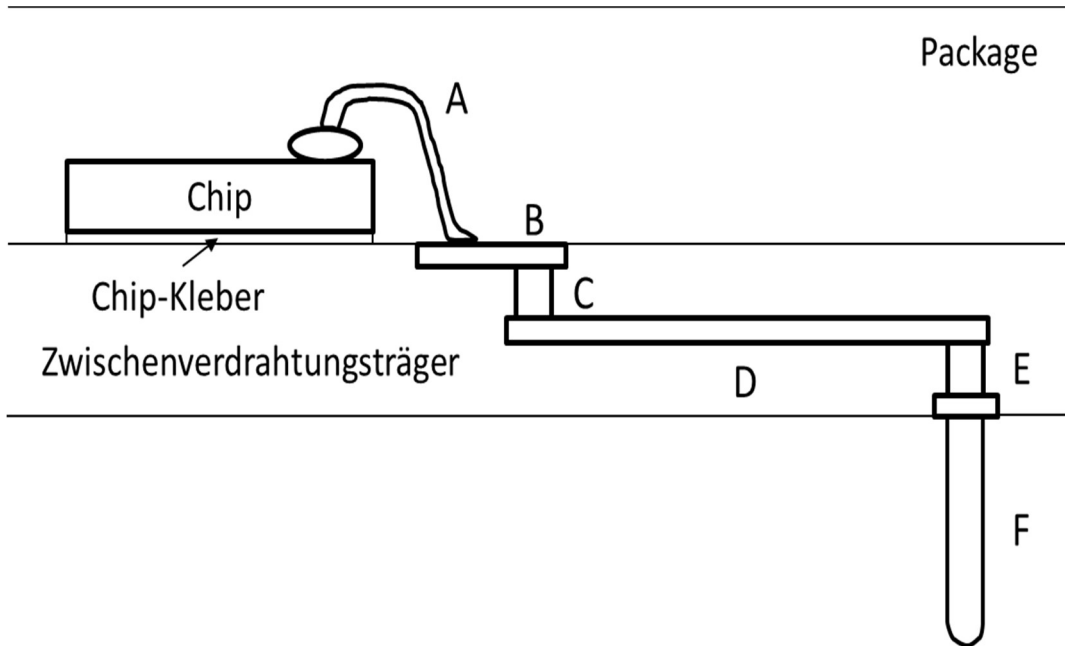


Abbildung 1.9.2: Leitungspfad innerhalb eines Packages

**Aufgabe 1.10 a**

Man betrachte das in Abbildung 1.10.1 dargestellte Leitungsschema. Hierin beträgt der Leitungswiderstand  $R_{on} = 50\Omega$ , die Kapazität  $C = 9,3pF$  und die Kapazität  $C_g = 700fF$ . Das Netz wird mit einer Versorgungsspannung von  $U_{dd} = 5V$  betrieben. Nach Umlegen des Schalters zum Zeitpunkt  $t = 0$  soll die Ausgangsspannung bei  $U_{out}$  berechnet werden.

- a) Geben Sie den qualitativen Verlauf der Ausgangsspannung in einem Spannungs-Zeit-Diagramm an! Wann liegen 60% der Versorgungsspannung bei  $U_{out}$  an?

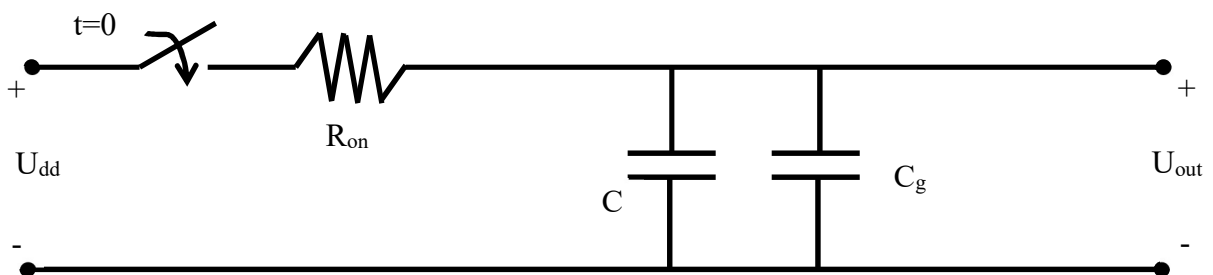


Abbildung 1.10.1: Schematische Darstellung einer Leitungsstruktur

**Aufgabe 1.10 b**

Man betrachte das in Abbildung 1.10.2 dargestellte Leitungsschema. Hierin beträgt der Leitungswiderstand  $R_{on} = 50\Omega$ , die Kapazität  $C = 9,3pF$  und die Kapazität  $C_g = 700fF$ . Das Netz wird mit einer Versorgungsspannung von  $U_{dd} = 5V$  betrieben. Nach Umlegen des Schalters zum Zeitpunkt  $t = 0$  soll die Ausgangsspannung bei  $U_{out}$  berechnet werden.

b) Wie hoch ist die Ausgangsspannung  $U_{out}$  nach  $0,0015 \mu s$ ?

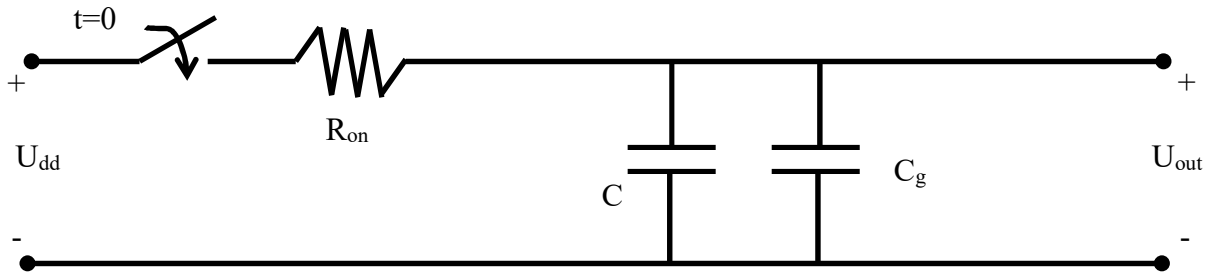


Abbildung 1.10.2: Schematische Darstellung einer Leitungsstruktur

**Aufgabe 1.10 c**

Man betrachte das in Abbildung 1.10.3 dargestellte Leitungsschema. Hierin beträgt der Leitungswiderstand  $R_{on} = 50\Omega$ , die Kapazität  $C = 9,3pF$  und die Kapazität  $C_g = 700fF$ . Das Netz wird mit einer Versorgungsspannung von  $U_{dd} = 5V$  betrieben. Nach Umlegen des Schalters zum Zeitpunkt  $t = 0$  soll die Ausgangsspannung bei  $U_{out}$  berechnet werden.

c) Welche Taktfrequenzen könnten mit dieser Leitung erzielt werden, wenn die Schaltschwelle am Ausgang bei  $2,5V$  liegt?

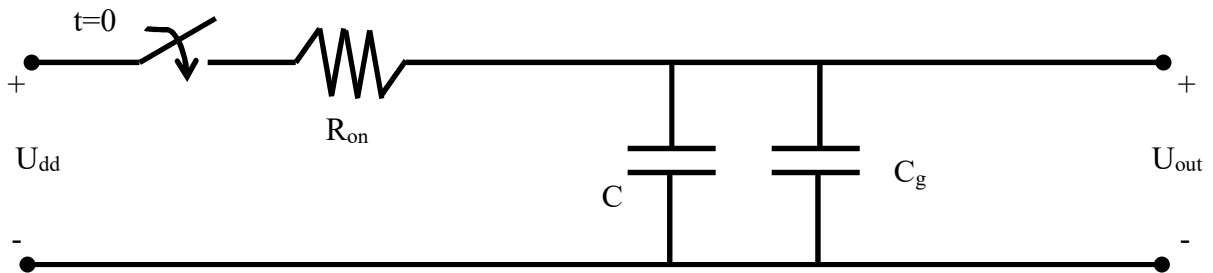


Abbildung 1.10.3: Schematische Darstellung einer Leitungsstruktur